

عنوان جزوه: دستور کار آزمایشگاه مدارهای منطقی

## فهرست مطالب

| عنوان                                                            | شماره صفحه |
|------------------------------------------------------------------|------------|
| فصل اول - مدارهای مجتمع دیجیتال                                  | ۱          |
| ۱-۱ مقدمه                                                        | ۱          |
| ۲-۱ تراشه                                                        | ۲          |
| ۳-۱ خانواده‌های مدارهای مجتمع دیجیتال                            | ۳          |
| ۴-۱ تکنولوژی GaAs                                                | ۵          |
| ۵-۱ روشهای نامگذاری مدارهای مجتمع دیجیتال                        | ۵          |
| ۶-۱ روش خواندن شماره پایه‌های آی‌سی                              | ۱۰         |
| فصل دوم - آزمایشهای دیجیتال (۱)                                  | ۱۲         |
| آزمایش ۱ - بررسی گیت‌ها                                          | ۱۳         |
| آزمایش ۲ - طراحی جمع‌کننده‌ها                                    | ۲۰         |
| آزمایش ۳ - طراحی جمع‌کننده، تفریق‌گر موازی دوبیتی                | ۲۴         |
| آزمایش ۴ - پیاده‌سازی مدار ترکیبی با دیکدر                       | ۲۶         |
| آزمایش ۵ - آشنایی با فلیپ‌فلاپها                                 | ۳۰         |
| آزمایش ۶ - طراحی شیفت رجیستر                                     | ۳۶         |
| آزمایش ۷ - بررسی عملکرد نمایشگر ۷ بخشی                           | ۴۰         |
| آزمایش ۸ - طراحی شمارنده دودویی                                  | ۴۴         |
| فصل سوم - آزمایشهای دیجیتال (۲)                                  | ۴۸         |
| آزمایش ۹ - پیاده‌سازی توابع منطقی با مولتی‌پلکسر                 | ۴۹         |
| آزمایش ۱۰ - اندازه‌گیری حد پرازیت و مقادیر $T_{PLH}$ و $T_{PHL}$ | ۵۳         |
| آزمایش ۱۱ - آشنایی با آی‌سی ۵۵۵                                  | ۵۷         |
| پیوست                                                            | ۵۹         |

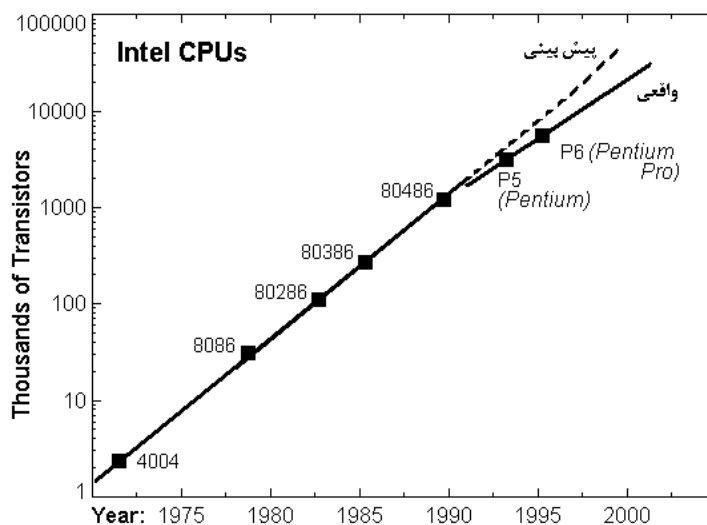
## **فصل اول**

### **مدارهای مجتمع دیجیتال**

## ۱-۱ مقدمه

اختراع ترانزیستور توسط ویلیام شاکلی، والتر براتین و جان باردین از شرکت Bell Telephone Laboratories توسعه مدارهای مجتمع را به دنبال داشت. اولین آی سی در اوایل سال ۱۹۶۰ معرفی شد و از آن هنگام تا کنون چهار نسل از آی سی ها، SSI (مجتمع سازی در مقیاس کوچک)، MSI (مجتمع سازی در مقیاس متوسط)، LSI، (مجتمع سازی در مقیاس بزرگ) و VLSI (مجتمع سازی در مقیاس بسیار بزرگ) پدید آمده اند. هم اکنون در آستانه ظهور نسل پنجم ULSI (مجتمع سازی در مقیاس ماوراء بزرگ) با پیچیدگی بیش از ۳ میلیون قطعه روی تنها یک تراشه آی سی قرار داریم.

روند فشرده سازی تراشه ها از قانون مور تبعیت میکند. طبق پیش بینی مور (از شرکت Intel) که در سال ۱۹۶۰ انجام شد، چگالی فشرده سازی بر روی تراشه های مدار مجتمع هر ۱۸ ماه دو برابر میشود. همانطور که در شکل (۱-۱) نشان داده شده است، این پیش بینی تا حدود زیادی به واقعیت نزدیک بوده است. اما همانطور که در شکل نیز مشخص است، در سالهای اخیر این پیش بینی با واقعیت تا حدودی فاصله داشته است که علت آن را میتوان مسائل طراحی و آزمون تراشه ها در نظر گرفت.



شکل (۱-۱). روند رشد چگالی فشرده سازی مدارهای الکترونیکی و قانون مور

یک گیت NOT ساده را در نظر بگیرید. چنانچه ورودی Low باشد خروجی آن High خواهد بود و بالعکس. اما ساختار داخلی یک دریچه منطقی چگونه است؟ منظور از سطح منطقی Low چیست؟ جریان خروجی آی سی حداکثر تا چه اندازه می تواند باشد؟ حداکثر فرکانس موج ورودی چقدر می تواند باشد؟ عملکرد صحیح آی سی در چه محدوده دمایی است؟

پاسخ به سؤالات بالا و ده ها سؤال دیگر تنها با بررسی مدار داخلی آی سی ها امکان پذیر است. مدار داخلی هر آی سی به تکنولوژی ساخت آن بستگی دارد. تکنولوژی ساخت دریچه های منطقی متنوع است و به مرور زمان تکمیل شده است. دریچه هایی که با تکنولوژی های مختلف ساخته می شوند، از نظر منطقی یکسانند و استفاده از آنها در مدارهای دیجیتالی یکسان خواهد بود. بعضی از عواملی که در ارزیابی و مقایسه دریچه ها با یکدیگر از نظر تکنولوژی های گوناگون مهم اند عبارتند از: سرعت، توان مصرفی، قیمت، حساسیت به نویز. برای انتخاب یک دریچه باید با توجه به کاربردی که مد نظر است و همچنین خصوصیات آن دریچه عمل کرد. مثلاً ممکن است برای کاربردی که نیاز به سرعت بالای مدار است، یک آی سی خاص انتخاب شود که سرعت بالایی دارد درحالیکه توان مصرفی آن زیاد است.

## ۱-۲ تراشه

تراشه یا مدار مجتمع (که معادل فارسی chip یا IC<sup>۱</sup> به زبان انگلیسی است) به مجموعه ای از مدارات الکترونیکی اطلاق می گردد که با استفاده از مواد نیمه رسانا در ابعادی کوچک ساخته می شود. معمولاً ماده نیمه رسانا سیلیکون است که همراه با میزان کنترل شده ای ناخالصی بکار می رود. سطح این تراشه ها غالباً کمتر از یک سانتی متر مربع است. این مدارها معمولاً شامل دو یا سه نوع قطعه الکترونیکی می باشند. مقاومت، خازن و ترانزیستور از جمله عناصر الکترونیکی پر مصرف در ساخت مدارهای منطقی هستند. مهم ترین عنصر بکار رفته در مدارهای مجتمع، ترانزیستور می باشد. هر تراشه معمولاً حاوی تعداد بسیار زیادی ترانزیستور می باشد که با استفاده از فناوری پیچیده ای در داخل یک لایه از سیلیکون همگون و با ضخامتی یکنواخت و بدون خرابی تزریق شده اند. امروزه تراشه ها در اکثر دستگاه های الکترونیکی و بویژه رایانه ها در ابعادی گسترده بکار می روند. وجود تراشه ها مرهون کشفیات بشر درباره نیمه رساناها و پیشرفتهای سریع پیرامون آنها در میانه های سده بیستم می باشد.

در ساخت IC ها طراحان سعی می کنند تا حد امکان از ترانزیستور استفاده کنند. مثلاً بجای خازن از ترانزیستور در حالت بایاس معکوس استفاده می کنند. همچنین در جاهای دیگر که مقاومت بزرگی نیاز دارند (مثلاً در حد مگا اهم) باز هم از ترانزیستور استفاده می کنند. دلیل اینست که حجم و سطح مورد نیاز برای ساخت مقاومت تقریباً معادل حجم و سطح چند ترانزیستور می -

<sup>1</sup> Integrated circuit

باشد. بعضی از IC ها به گونه‌ای از سیلیکون بهره می‌برند که می‌توانند حتی به عنوان حافظه مورد استفاده قرار گیرند نمونه‌ای از این IC ها PROM<sup>2</sup> نام دارد که حافظه قابل برنامه‌ریزی فقط خواندنی نامیده می‌شوند. همانگونه که از اسم این نوع تراشه معلوم است اطلاعات آن فقط قابل خواندن است و امکان تغییرات در آن وجود ندارد از این نوع آی سی برای مدارات اصلی کامپیوتر نیز استفاده می‌شود. در بعضی مواقع از آن بعنوان حافظه فقط خواندنی که به آن ROM نیز می‌گویند، استفاده می‌شود.

### ۱-۳ خانواده مدارهای مجتمع دیجیتال

مدارهای دیجیتال بلااستثناء با آی سی ها ساخته می‌شوند. گیت های آی سی دیجیتال نه تنها بر اساس عمل منطقی شان بلکه با توجه به خانواده‌ای از مدارهای منطقی که به آنها تعلق دارند نیز دسته بندی می‌شوند. هر خانواده منطقی دارای مدار الکترونیکی پایه مختص به خود بوده و سایر توابع و مدارات پیچیده دیجیتال با استفاده از آنها ساخته می‌شوند. مدار پایه در هر خانواده، گیت NAND یا NOR است. قطعات الکترونیک به کار رفته در ساختمان مدارات پایه معمولاً جهت نام‌گذاری خانواده منطقی بکار می‌روند. انواع متفاوتی از خانواده های آی سی های دیجیتال در بازار موجودند که مشهورترین آنها در زیر لیست شده اند:

|                                              |                            |
|----------------------------------------------|----------------------------|
| DRL: Diode-resistor logic                    | منطق دیود-مقاومت           |
| RTL: Resistor-transistor logic               | منطق مقاومت-ترانزیستور     |
| DTL: Diode-Transistor Logic                  | منطق دیود-ترانزیستور       |
| TTL: Transistor-Transistor Logic             | منطق ترانزیستور-ترانزیستور |
| ECL: Emitter-Coupled Logic                   | منطق کوپلاژ-امیتر          |
| MOS: Metal-Oxid Semiconductor                | فلز اکسید-نیمه هادی        |
| CMOS: Complementary Metal-Oxid Semiconductor | فلز اکسید نیمه هادی مکمل   |

<sup>2</sup> Programmable Read Only Memory

در تکنولوژی ECL ترانزیستورها به حالت اشباع نمی روند، بنابراین این خانواده منطقی دارای کمترین تاخیر زمانی در مقایسه با خانواده های دیگر می باشد و در سیستمهایی که نیاز به سرعت بالایی دارند مورد استفاده قرار میگیرند. اما از طرف دیگر، دارای حساسیت به نویز و توان تلفاتی بیشتری نسبت به دیگر خانواده های منطقی می باشند. توان بالاتر این خانواده به این علت است که همواره از مدار جریان قابل توجهی عبور می کند.

اساس ساختمان دریچه های MOSFET، ترانزیستورهای MOSFET کانال N (تکنولوژی NMOS) و کانال P (تکنولوژی PMOS) می باشد. در تکنولوژی CMOS<sup>3</sup> هر دو نوع ترانزیستورهای P و N مشاهده می شود. ولتاژ تغذیه CMOS می تواند بین ۳ تا ۱۸ ولت تغییر کند و امپدانس ورودی آن نیز زیاد است. همچنین تکنولوژی CMOS دارای توان مصرفی پائینی میباشد و فرآیند ساخت آن از TTL ساده تر و چگالی فشرده سازی آن بالاتر می باشد. سرعت پایین تکنولوژی CMOS از معایب اساسی آن محسوب می شود.

همانطور که اشاره شد، یکی از معایب تکنولوژی CMOS، سرعت پائین آن می باشد. برای حل این مشکل می توان از گیت های BiCMOS استفاده کرد که روش موثری برای بالا بردن سرعت در مدارهای VLSI می باشد. از طرف دیگر، تکنولوژی CMOS دارای توانایی کمی برای تحریک بارها می باشد. بنابراین با بکار بردن ترانزیستور دوقطبی در خروجی می توان بار را با جریان بیشتری تحریک کرد. در کنار مزایای BiCMOS، این تکنولوژی معایبی نیز دارد که از جمله می توان به مراحل اضافی در فرآیند طراحی و ساخت، کم شدن تراکم عناصر داخل تراشه و در نتیجه هزینه بیشتر اشاره کرد.

TTL امروزه یکی از متداول ترین خانواده های آی سی های دیجیتال می باشد که بطور گسترده ای در تولید انواع توابع دیجیتال بکار گرفته شده است. آی سی های TTL معمولاً با سری شماره های 54xx و 74xx شناخته می شوند. نوع اول محدوده گرمایی گسترده تری در عمل دارند و برای صنایع نظامی مناسبند، و گروه دوم دارای محدوده گرمایی کمتری بوده و در صنعت بکار می روند.

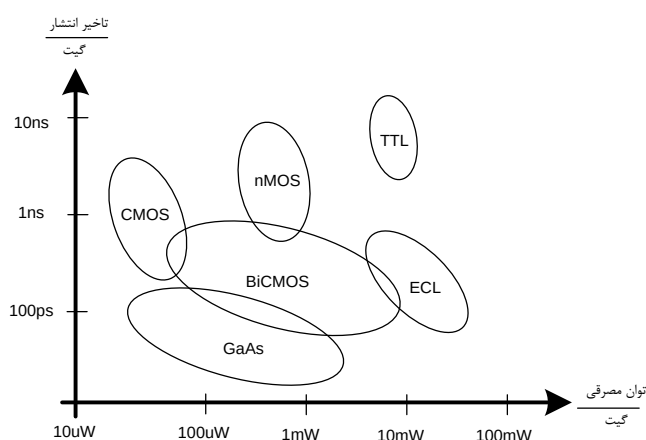
---

<sup>3</sup> Complementary MOS

## ۴-۱ تکنولوژی $\text{GaAs}^4$

به موازات توسعه تکنولوژی سیلیکون، نتایج قابل توجهی برای تکنولوژی مبتنی بر گالیوم آرسناید بدست آمده است. مزایایی چون قابلیت تحرک بسیار بالای الکترون در گالیوم آرسناید نسبت به سیلیکون، بهبود ۱/۴ برابری در سرعت اشباع حاملها در  $\text{GaAs}$  در مقایسه با سیلیکون، پرازیت کمتر و خواص نوری-الکتریکی مناسب آن از ویژگیهای مطلوب این خانواده است. همچنین بهبود قابل توجه در توان مصرفی و مقاومت در برابر تشعشع، برتری قابل ملاحظه ای را در کارایی محصولات گالیوم آرسناید در مقابل خانواده های  $\text{CMOS}$  و  $\text{TTL}$  نشان میدهد. گالیوم آرسناید جایگزین سیلیکون نخواهد شد، اما در کنار سیلیکون بکار خواهد رفت تا نیازهای تکنولوژی مدارهای مجتمع با سرعت بالا را در بسیاری از سیستمهای جدید برآورده کند.

پیشرفتهای حاصل، از لحاظ سرعت و توان در  $\text{GaAs}$  و تکنولوژیهای متداول سیلیکون را می توان با مراجعه به شکل (۲-۱) ارزیابی نمود.



شکل (۲-۱). مقایسه تکنولوژی های مختلف ساخت مدارهای مجتمع از نظر توان و تأخیر انتشار

## ۵-۱ روشهای نامگذاری مدارهای مجتمع دیجیتال

شرکت TEXAS INSTRUMENTS اولین آی سی  $\text{TTL}$  خود را با نام SN7400 روانه بازار کرد و پس از آن آی سی های  $\text{TTL}$  دیگری از جمله SN7401 ، SN7402 که توابع منطقی دیگری را پیاده سازی میکردند، را در خط تولید خود قرار داد.



پس از آن شرکت‌های دیگری مانند Motorola ، National Semiconductor آی‌سی‌های خود را تولید و تحت عنوان‌های مشابهی نامگذاری کردند. نام‌هایی که برای خانواده TTL استفاده شده، معمولاً با عدد ۷۴ شروع میشوند، لذا خانواده TTL به سری ۷۴ نیز معروف است. علائم اختصاصی شرکت‌های سازنده در جدول ۱-۱ نشان داده شده است.

جدول (۱-۱). نام بعضی از شرکت‌های سازنده و نام آی‌سی‌های ساخته شده

| نام شرکت سازنده  | نام آی سی |
|------------------|-----------|
| Texas Instrument | SN7400    |
| Toshiba          | TC7400    |
| Hitachi          | HD7400    |
| Goldstar         | GD7400    |
| Philips          | N7400     |

در همین ایام برای تغییر دادن بعضی از مشخصات TTL مانند سرعت، توان مصرفی و ایمنی در مقابل نویز، تغییرات کوچک و بزرگی در طرح اولیه TTL داده شد، ولی چون شکل خارجی و روابط منطقی در این طرح‌ها درست همانند خانواده اصلی TTL بود، لذا این طرح‌ها را نیز تحت عنوان خانواده‌های پیشرفته TTL نامیدند. خانواده TTL بر اساس توان مصرفی، سرعت و دیگر مشخصه‌ها به انواع مختلفی تقسیم می‌شوند که در جدول (۲-۱) علامت اختصاری آنها آورده شده است.

جدول (۲-۱). تقسیم‌بندی و نامگذاری انواع آی‌سی‌های خانواده TTL

| علامت اختصاری | سری TTL                         |
|---------------|---------------------------------|
| Std           | Standard TTL                    |
| ALS           | Advanced Low-Power Schottky TTL |
| AS            | Advanced Schottkey TTL          |
| F             | Fast Schottky TTL               |
| H             | High-Power TTL                  |
| L             | Low-Power TTL                   |
| LS            | Low-Power Schottky TTL          |
| S             | Schottky TTL                    |

این علائم اختصاری در شماره آی‌سی لحاظ می‌شود، مثلاً SN74Std192 یا SN74AS25 و یا N74LS00 سه آی‌سی مختلف از خانواده TTL هستند. بطور مثال آی‌سی SN74Std192 را در نظر بگیرید. مفهوم اعداد و حروف بکار رفته در نام آی‌سی در جدول (۳-۱) نشان داده شده است.

جدول (۳-۱). جزئیات نامگذاری آی‌سی SN74Std192

| 192     | Std          | 74            | SN                        |
|---------|--------------|---------------|---------------------------|
| نوع گیت | نوع سری      | خانواده آی‌سی | علامت اختصاصی شرکت سازنده |
| شمارنده | Standard TTL | TTL           | Texas Instrument          |

در جدول (۴-۱) نیز انواع مختلف خانواه TTL از لحاظ سرعت و توان مصرفی مقایسه شده اند. در بعضی از کتب برای مقایسه و بررسی انواع خانواده‌های مدارهای مجتمع دیجیتال از حاصلضرب توان مصرفی در تأخیر انتشار استفاده می‌کنند. معمولاً هرچه توان مصرفی کمتر شود، تأخیر گیت بیشتر خواهد شد و این دو پارامتر در بیشتر حالات نسبت معکوس با هم دارند. همچنین افزایش سرعت گیت (یا کم شدن تأخیر انتشار) معمولاً باعث افزایش توان می‌گردد. افزایش توان در غالب سیستم‌ها مطلوب نمی‌باشد زیرا علاوه بر اتمام سریعتر منبع تغذیه (مثلاً باتری)، باعث گرم شدن و بالا رفتن درجه حرارت آی‌سی نیز می‌گردد و ممکن است به آن آسیب برساند.

جدول (۴-۱). مقایسه انواع مختلف آی‌سی‌های خانواده TTL از نظر تأخیر انتشار و توان مصرفی

| TTL series | switching time<br>(nS) <sup>۶</sup> | Power consumption<br>(mW/gate) <sup>۵</sup> |
|------------|-------------------------------------|---------------------------------------------|
| Std        | 10                                  | 10                                          |
| ALS        | 4                                   | 1                                           |
| AS         | 1.5                                 | 22                                          |
| F          | 2                                   | 4                                           |
| H          | 6                                   | 22.5                                        |
| L          | 33                                  | 1                                           |
| LS         | 9                                   | 2                                           |
| S          | 3                                   | 20                                          |

<sup>۵</sup> unloaded outputs at 1 KHz and a 50% duty cycle

<sup>۶</sup> output – load =  $C_L = 50\text{pF}$ ,  $R_L = 280\Omega$

بنابراین مشاهده می‌کنید که اگرچه نوع L مصرف انرژی خیلی کمی دارد، اما در مقابل کند است. هر طراح با توجه به نیازهای طرح، خانواده‌ای سی را به دلخواه انتخاب می‌کند.

از آنجایی که در مصارف نظامی از قطعات الکترونیکی با ضریب اطمینان بیشتر و تحمل درجه حرارت و رطوبت بالاتر بهره گرفته می‌شود، لذا خانواده‌های جدید که پایه‌ها و نوع شکل بسته‌بندی آنها کاملاً شبیه خانواده 74 است نیز معرفی شدند که در نامگذاری فقط دوشماره اول آن تغییر می‌کند. در جدول (۵-۱) جزئیات بیشتر قابل مشاهده است.

جدول (۵-۱). خانواده‌های دیگر TTL که مصارف صنعتی و نظامی دارند.

| خانواده | محدوده دمایی مجاز                        | نوع مصرف |
|---------|------------------------------------------|----------|
| ۷۴      | $0^{\circ}C \rightarrow +70^{\circ}C$    | خانگی    |
| ۶۴      | $-55^{\circ}C \rightarrow +85^{\circ}C$  | صنعتی    |
| ۵۴      | $-55^{\circ}C \rightarrow +125^{\circ}C$ | نظامی    |

موضوع دیگری که می‌توان با کمک نوشته‌های روی آی‌سی تشخیص داد، جنس روکش و نوع بسته‌بندی آن است که معمولاً به صورت یک حرف و دو حرف در سمت راست نام آی‌سی نوشته می‌شود. این حروف اختصاری در جدول (۶-۱) نشان داده شده‌اند.

جدول (۶-۱). حروف مربوط به نوع بسته‌بندی آی‌سی

| M | Metal   | فلزی     |
|---|---------|----------|
| P | Plastic | پلاستیکی |
| G | Glass   | شیشه‌ای  |

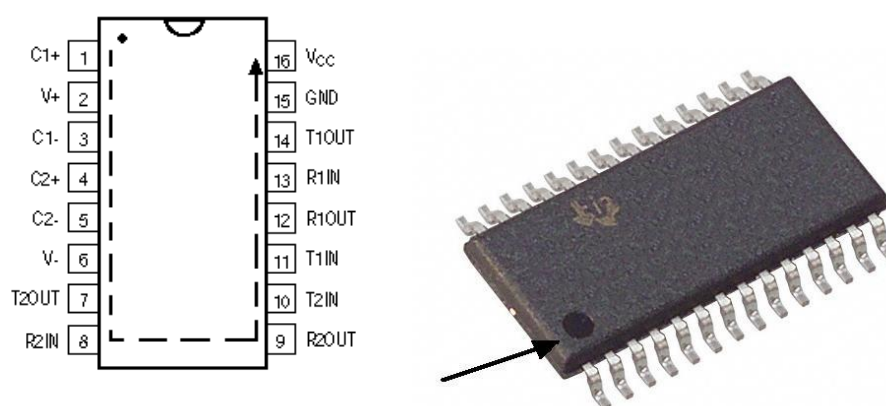
|   |               |                  |
|---|---------------|------------------|
| C | Ceramic       | سرامیکی          |
| Q | Quartz Window | با پنجره کوارتزی |

به عنوان مثال آی سی SN74LS25P روکشی از جنس پلاستیک دارد.

قابل ذکر است که برای آی سی های CMOS نیز از روش نامگذاری مشابهی استفاده می شود با این تفاوت که شماره آی سی با عدد 4 یا 5 شروع می شود.

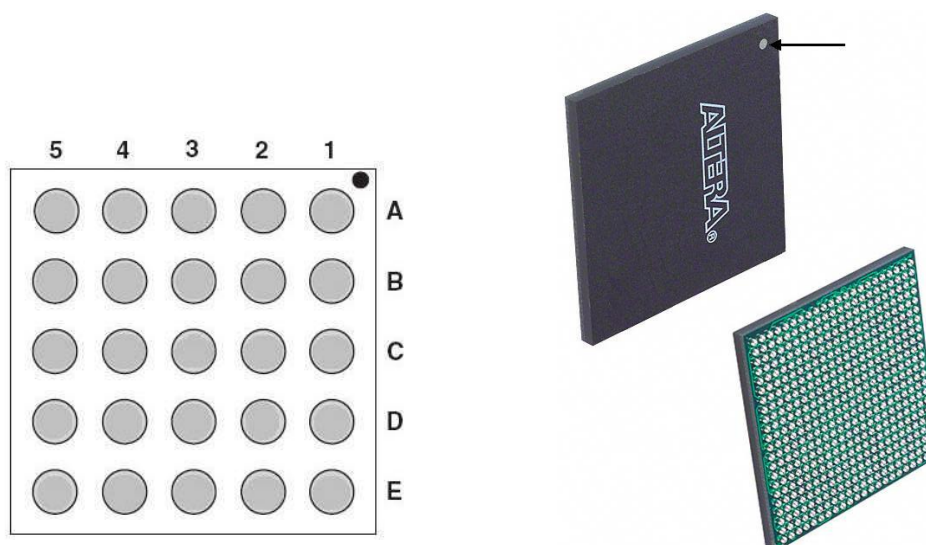
### ۱-۶ روش صحیح خواندن شماره پایه های آی سی ها

برای اینکه بتوانیم محل دقیق پایه های آی سی ها را در برد تشخیص دهیم باید با نحوه شماره گذاری پایه ها آشنا شویم در این بخش توضیح مختصری در این رابطه داده شده است. در تمام آی سی ها نقطه شروع مشخص شده است این نقطه یا نشانه در صورتی که سطح آی سی تمیز باشد به راحتی قابل تشخیص می باشد. برای پیدا کردن شماره پایه ها باید ابتدا نقطه روی آی سی را پیدا کنیم.



شکل (۱-۳). نحوه تشخیص شماره پایه های آی سی ها

برخی از آی سی ها و همچنین CPU ها دارای پایه هایی می باشند که در زیر آنها قرار دارد. نحوه شماره گذاری پایه ها نیز به صورت ماتریسی و مانند شکل زیر می باشد. از نقطه شروع به سمت پایین حروف انگلیسی قرار می گیرند و از نقطه شروع به سمت چپ اعداد هستند. در شکل زیر کاملاً مشخص شده که پایه های چگونه شماره گذاری شده اند.



شکل (۱-۴). نحوه تشخیص شماره پایه های آی سی های پیچیده تر

برخی از حروف به علت اینکه تشابه شکلی با اعداد دارند در شماره گذاری قرار نگرفته اند، مانند:

I, O, Q, S, X, Z

اگر تعداد پایه های آی سی بیشتر از حروف انگلیسی بود، مجدداً از ابتدا حروف انگلیسی تکرار می شوند و برای اینکه با ردیف های اول اشتباه نشود، آن حروف دو بار نوشته می شود. به عنوان مثال در آی سی CPU چون تعداد پایه ها بیشتر از حروف باقی مانده انگلیسی است بعد از ردیف Y ردیف AA قرار می گیرد.

## **فصل دوم**

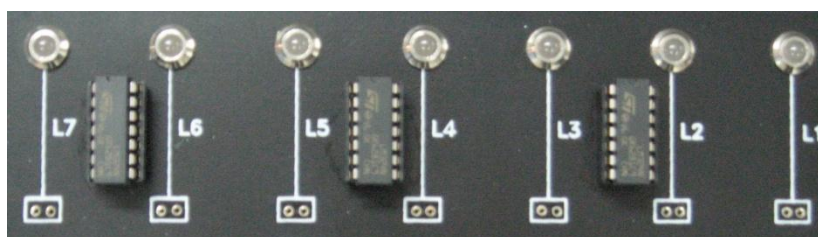
### **آزمایشهای دیجیتالی (۱)**

## آزمایش ۱-قسمت اول

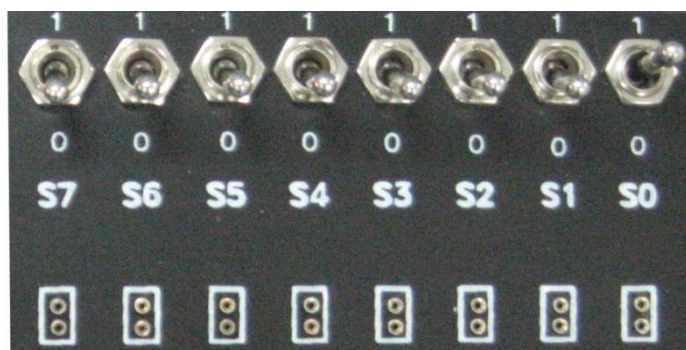
موضوع آزمایش: بررسی اجمالی گیت‌های OR، NAND و NOT

### روش انجام آزمایش

با استفاده از آی سی ۷۴۰۰ یک گیت NAND را ببندید. برای مشاهده خروجی می‌توانید از یک LED استفاده کنید. توجه کنید که برای محدود کردن جریان بایستی یک مقاوم ۲۲۰ اهمی با LED سری شود که در مدار میز کار آزمایشگاه این کار بصورت داخلی انجام شده است و دیگری نیازی به اضافه کردن آن نمی باشد. همچنین برای اعمال ورودی ۰ و ۱ منطقی (۰ و ۵ ولت) به گیت می‌توانید از کلیدهای دیجیتالی استفاده کنید که قادر است ورودی صفر و یا یک را تولید و به مدار اعمال کند. از LEDهای موجود بر روی برد نیز برای دیدن خروجی‌های مدار استفاده نمایید. تمام حالت‌های مختلف ورودی را به مدار اعمال کرده و جدول درستی گیت NAND را تحقیق کنید. همین کار را برای گیت‌های NOT و OR تکرار کنید.

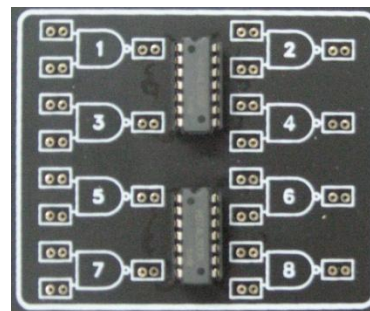
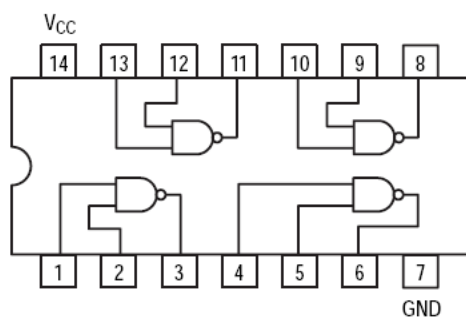


LEDهای موجود بر روی برد آزمایشگاه

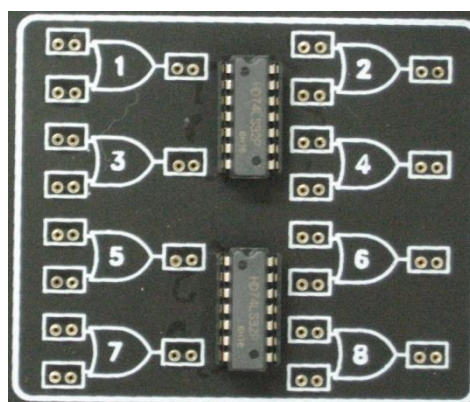
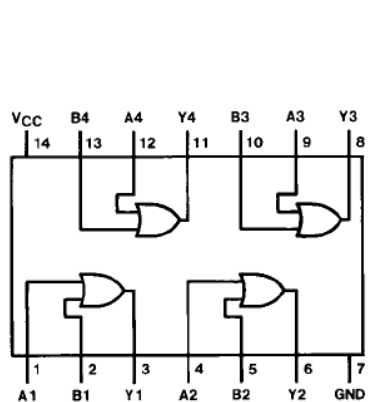


سوئیچ‌های موجود بر روی برد آزمایشگاه





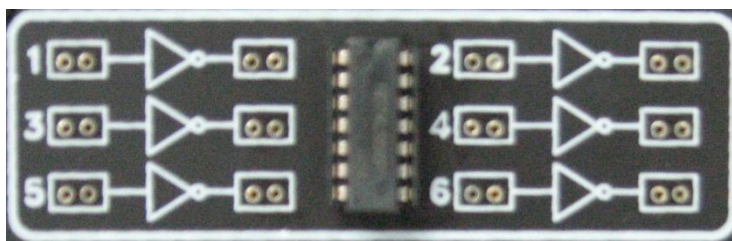
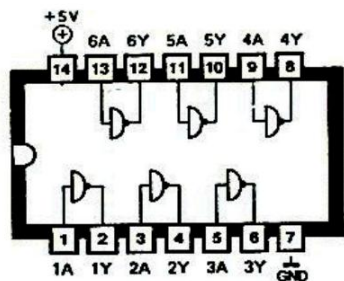
دیاگرام بلوکی آسی گیت NAND و شکل آن بر روی برد آزمایشگاه



دیاگرام بلوکی آی سی گیت OR و شکل آن بر روی برد آزمایشگاه

جدول درستی گیت NAND و OR

| ورودی |   | خروجی  |          |
|-------|---|--------|----------|
| A     | B | گیت OR | گیت NAND |
| 0     | 0 | ؟      | ؟        |
| 0     | 1 | ؟      | ؟        |
| 1     | 0 | ؟      | ؟        |
| 1     | 1 | ؟      | ؟        |



دیاگرام بلوکی آی سی گیت NOT و شکل آن بر روی برد آزمایشگاه

جدول درستی گیت NOT

| ورودی | خروجی |
|-------|-------|
| A     |       |
| 0     | ؟     |
| 1     | ؟     |

پرسش:

در مورد اندازه مقاومت سری با LED بحث کنید.

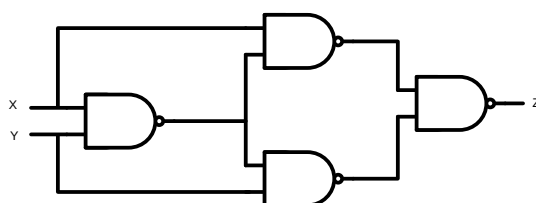
## آزمایش ۱- قسمت دوم

### موضوع آزمایش: طراحی گیت XOR

#### مبامث تئوری

نحوه پیاده سازی گیت XOR توسط چهار گیت NAND در شکل زیر نشان داده شده است. نحوه عملکرد مدار درست مانند یک

گیت XOR می باشد.



$$Z = X.Y + X'.Y$$

#### روش انجام آزمایش

با استفاده از آی سی ۷۴۰۰ که شامل چهار گیت NAND می باشد، مدار معادل XOR را پیاده سازی کرده، جدول درستی گیت

XOR را تحقیق کنید. همانند آزمایشهای قبلی می توانید از کلیدهای دیجیتالی در ورودی و برای مشاهده خروجی از LED استفاده کنید.

جدول درستی گیت XOR

| ورودی |   | خروجی |
|-------|---|-------|
| A     | B |       |
| 0     | 0 | ؟     |
| 0     | 1 | ؟     |
| 1     | 0 | ؟     |
| 1     | 1 | ؟     |

پرسش

(۱) چگونه میتوان با استفاده از گیت‌های NAND، یک گیت OR طراحی کرد؟

(۲) با چه تغییراتی میتوان گیت XOR را به یک گیت معکوس کننده و یا بافر تبدیل کرد؟

### آزمایش ۱- قسمت سوم

موضوع آزمایش: طراحی مدار رای گیری سه نفره

#### مبامث تئوری

میخواهیم مداری طراحی کنیم که رای اکثریت را با روشن کردن یک LED نمایش دهد. جدول درستی مربوطه در زیر نشان داده شده است.

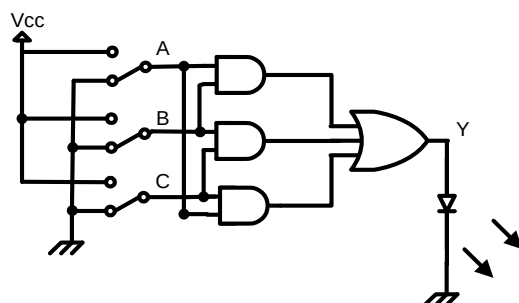
| ورودی |   |   | خروجی<br>Y |
|-------|---|---|------------|
| A     | B | C |            |
| 0     | 0 | 0 | 0          |
| 0     | 0 | 1 | 0          |
| 0     | 1 | 0 | 0          |
| 0     | 1 | 1 | 1          |
| 1     | 0 | 0 | 0          |
| 1     | 0 | 1 | 1          |
| 1     | 1 | 0 | 1          |
| 1     | 1 | 1 | 1          |

حال با استفاده از جدول کارنو عبارت خروجی را بدست می آوریم:

$$Y=AB+AC+BC$$

### روش انجام آزمایش

با استفاده از گیت‌های منطقی مدار مربوط به رابطه بالا را ببندید. سپس با دادن ورودی‌های مناسب، جدول زیر را تکمیل نمایید و نتایج را با نتایج تئوری مقایسه نمایید.



| ورودی |   |   | خروجی<br>Y |
|-------|---|---|------------|
| A     | B | C |            |
| 0     | 0 | 0 | ؟          |
| 0     | 1 | 1 | ؟          |
| 0     | 1 | 0 | ؟          |
| 1     | 0 | 1 | ؟          |
| 1     | 1 | 0 | ؟          |

## آزمایش ۲

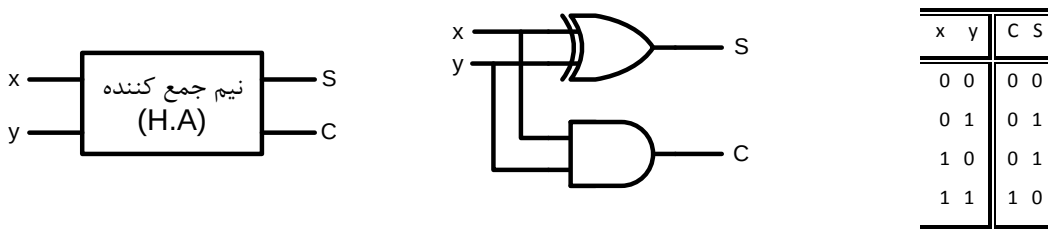
موضوع آزمایش: پیاده سازی نیم جمع کننده و تمام جمع کننده

وسایل و المانهای مورد نیاز: منبع تغذیه، بردبرد، آی سی ۷۴۸۶ و ۷۴۰۰

### مباحث تئوری

مدارهای منطقی در سیستمهای دیجیتال میتوانند ترکیبی و یا ترتیبی باشند. یک مدار ترکیبی متشکل از تعدادی گیت منطقی است که خروجی آنها در هر لحظه مستقیماً بوسیله ورودیهای همان لحظه معین میشود و به ورودیهای قبلی بستگی ندارد. در واقع هدف از این بخش آشنایی با نحوه طراحی مدارهای ترکیبی و مشاهده عملکرد آنها می باشد. در این بخش ابتدا به طراحی مدار نیم جمع کننده و سپس به طراحی مدار تمام جمع کننده خواهیم پرداخت. مدار ترکیبی بعدی، جمع کننده-تفریقگر دودویی موازی خواهد بود.

**نیم جمع کننده:** در یک نیم جمع کننده، مدار دارای دو ورودی مضاف و مضاف الیه و دو خروجی حاصلجمع و بیت نقلی میباشد. در اینجا دو سمبل  $x$  و  $y$  برای دو ورودی و سمبلهای  $S$  (مجموع) و  $C$  (رقم نقلی) را برای خروجیها در نظر گرفته ایم. جدول درستی و دیاگرام منطقی یک نیم جمع کننده در شکل زیر نشان داده شده است.



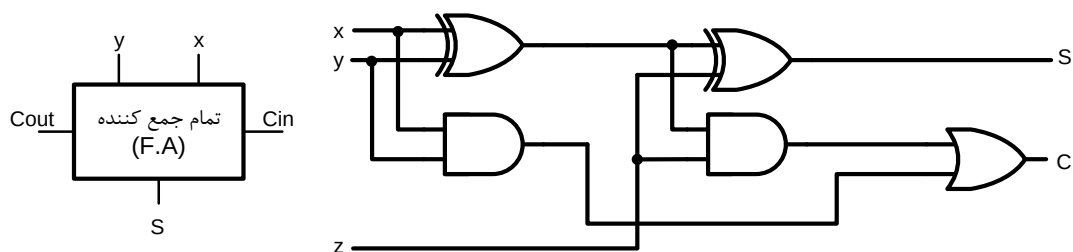
در یک نیم جمع کننده داریم:

$$sum = xy' + y'x = x \oplus y$$

$$carry = xy$$

## تمام جمع کننده

تمام جمع کننده عبارتست از یک مدار ترکیبی که قادر است سه رقم ورودی را با یکدیگر جمع کند، بطوریکه دو متغیر  $x$  و  $y$  ورودی هایی هستند که قرار است با یکدیگر جمع شوند و ورودی سوم،  $z$ ، رقم نقلی حاصل از جمع ستون مرتبه پائین تر است. همانند نیم جمع کننده، مدار دارای دو خروجی  $S$  و  $C$  میباشد. جدول درستی و دیاگرام منطقی یک تمام جمع کننده در شکل زیر نشان داده شده است.

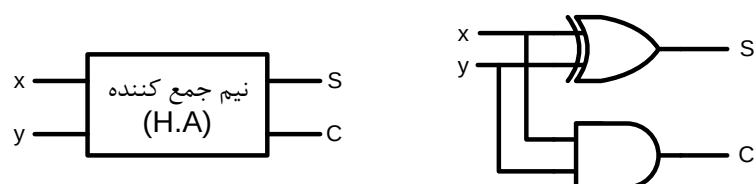


| x | y | z | C | S |
|---|---|---|---|---|
| 0 | 0 | 0 | 0 | 0 |
| 0 | 0 | 1 | 0 | 1 |
| 0 | 1 | 0 | 0 | 1 |
| 0 | 1 | 1 | 1 | 0 |
| 1 | 0 | 0 | 0 | 1 |
| 1 | 0 | 1 | 1 | 0 |
| 1 | 1 | 0 | 1 | 0 |
| 1 | 1 | 1 | 1 | 1 |



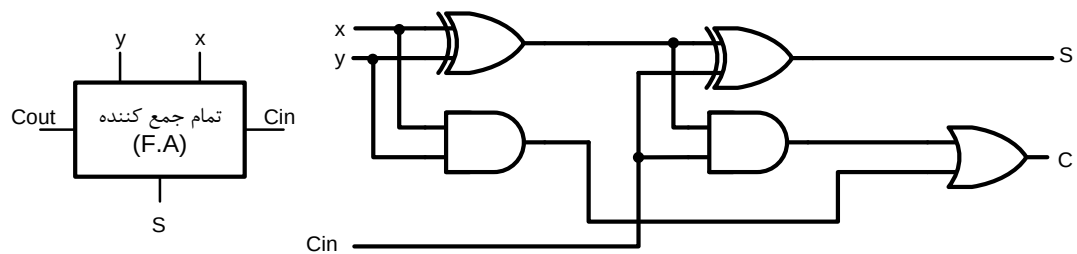
## روش انجام آزمایش

(۱) با استفاده از آی سی ۷۴۸۶ (گیت XOR) و ۷۴۰۰ (گیت NAND) مدار یک نیم جمع کننده را که در بخش مقدمه توضیح داده شده است را پیاده سازی کرده و جدول درستی آن را تکمیل کنید.



| ورودی |   | خروجی        |              |
|-------|---|--------------|--------------|
| A     | B | بیت نقلی (C) | حاصل جمع (S) |
| 0     | 0 |              |              |
| 0     | 1 |              |              |
| 1     | 0 |              |              |
| 1     | 1 |              |              |

(۲) با استفاده از آی سی ۷۴۸۶ (گیت XOR)، ۷۴۰۰ (گیت NAND) و ۷۴۳۲ (گیت OR) مدار یک تمام جمع کننده را بر روی بردبورد پیاده سازی کرده و نتایج عملی بدست آمده را به ازای ورودی های مشخص شده در جدول زیر بدست آورید.



| ورودی |   |   | خروجی        |              |
|-------|---|---|--------------|--------------|
| A     | C | B | بیت نقلی (C) | حاصل جمع (S) |
| 0     | 1 | 0 |              |              |
| 0     | 1 | 1 |              |              |
| 1     | 0 | 0 |              |              |
| 1     | 1 | 1 |              |              |
| 1     | 1 | 0 |              |              |
| 0     | 0 | 0 |              |              |

### آزمایش ۳

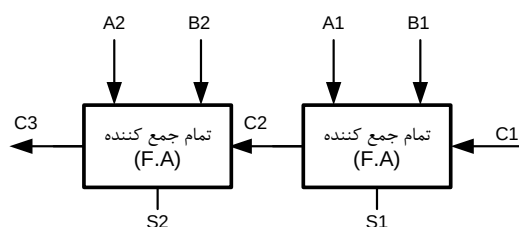
موضوع آزمایش: پیاده سازی جمع کننده و تفریقگر موازی دو بیتی

وسایل و المانهای مورد نیاز: منبع تغذیه، بردبرد، آی سی ۷۴۸۶ ، ۷۴۰۰ و ۷۴۳۲

### مباحث تئوری

#### جمع کننده دودویی موازی

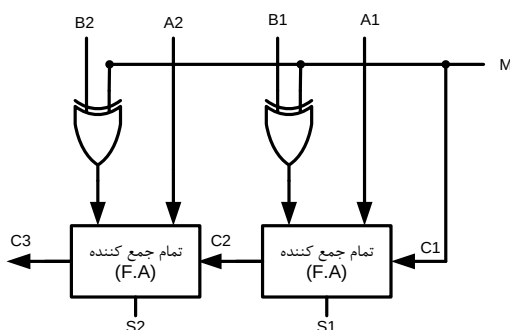
یک جمع کننده دودویی عبارتست از یک مدار دیجیتال که حاصل جمع حسابی دو عدد دودویی را بصورت موازی تولید میکند و شامل تمام جمع کننده هایی است که بصورت متوالی بسته شده اند و خروجی نقلی هر تمام جمع کننده به ورودی نقلی تمام جمع کننده بعدی متصل میشود. در شکل زیر شماتیک یک مدار جمع کننده دو بیتی موازی نشان داده شده است.



#### جمع کننده-تفریق گر دودویی

همانطور که می دانید تفریق اعداد دودویی را میتوان با استفاده از مکمل اعداد به فرم ساده تری انجام داد. تفریق  $A-B$  را میتوان با گرفتن مکمل ۲ برای  $B$  و جمع آن با  $A$  بدست آورد. مکمل ۲ هم به نوبه خود از مکمل ۱ و جمع ۱ با کم ارزشترین بیت بدست می آید. بنابراین مدار تفریق گر  $A-B$  متشکل شده است از جمع کننده موازی با معکوس کننده هایی که هر بیت از داده ورودی  $B$  را مکمل کرده سپس به تمام جمع کننده اعمال می کند. همچنین برای انجام عمل تفریق باید عدد ۱ را از محل بیت نقلی ورودی به تمام جمع کننده موازی اعمال کرد. اگر  $A \geq B$  باشد، حاصل عمل فوق همان  $A-B$  خواهد بود و اگر  $A < B$  باشد، حاصل عمل برابر با مکمل ۲ عدد  $B-A$  خواهد بود.

در نتیجه اعمال جمع و تفریق میتوانند در یک مدار مشترک ترکیب شوند. این کار با بکارگیری OR انحصاری برای جمع کننده تحقق می یابد. مدار جمع کننده-تفریق گر دودویی در شکل زیر نشان داده شده است. در مدار زیر، ورودی  $M$  نوع عمل را کنترل میکند و وقتی  $M=0$  باشد، مدار یک جمع کننده و وقتی  $M=1$  باشد، مدار یک تفریقگر خواهد بود. هر OR انحصاری، ورودی  $M$  و یکی از ورودی ها، مثل  $B$  را دریافت میکند. وقتی  $M=0$  باشد، داریم  $B \oplus 0 = B$  بطور مشابه وقتی  $M=1$  باشد داریم  $B \oplus 1 = B'$  و  $C=1$  و عمل تفریق انجام میشود. عبارت دیگر عدد ورودی  $B$  بطور کامل مکمل ۲ شده و مدار عمل جمع  $A$  بعلاوه مکمل دو  $B$  را انجام میدهد.



### روش انجام آزمایش

با استفاده از دو تمام جمع کننده یک بیتی و دو گیت XOR، یک مدار جمع کننده-تفریقگر را پیاده سازی کنید و با تغییر مقدار سیگنال کنترلی  $M$ ، عمل جمع و تفریق را به ازای مقادیر داده شده در جدول انجام داده و جدول را تکمیل نمایید. توجه کنید که  $X$  همان عدد دو بیتی  $A_1$  و  $A_2$  و  $Y$  عدد دو بیتی  $B_1$  و  $B_2$  میباشد.

| $X$ | $Y$ | حاصل جمع | $C_{out}$ | حاصل تفریق | $C_{out}$ |
|-----|-----|----------|-----------|------------|-----------|
| ۳   | ۱   |          |           |            |           |
| ۲   | ۰   |          |           |            |           |
| ۳   | ۳   |          |           |            |           |

تحقیق

- یکی از معایب جمع کننده های موازی، تاخیر انتشار بیت نقلی میباشد. برای از بین بردن این مشکل، مداری را ارائه دهید و آن را با جمع کننده موازی مقایسه کنید.

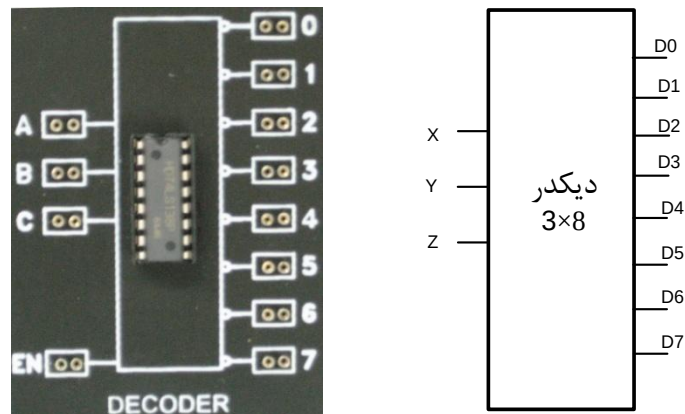
## آزمایش ۴- قسمت اول

### موضوع آزمایش: آشنایی با دیکدر $3 \times 8$

وسایل و المانهای مورد نیاز: منبع تغذیه، بردبرد، آی سی ۷۴۱۳۸

### مباحث تئوری

یک دیکدر عبارتست از یک مدار ترکیبی که اطلاعات دودویی را از طریق  $n$  خط ورودی دریافت نموده و آنها را حداکثر به  $2^n$  خط خروجی منحصر بفرد تبدیل می نماید. به عنوان مثال اگر  $XYZ=101$  باشد، برای دی‌کودر نشان داده شده در شکل زیر خروجی  $D_5$  صفر شده و دیگر خطوط خروجی یک خواهند بود.



یک دیکدر با استفاده از  $n$  متغیر ورودی،  $2^n$  مینترم را تولید میکند. چون هر تابع بول میتواند بصورت مجموع مینترم ها بیان شود، لذا میتوان با استفاده از یک دیکدر مینترم ها را تولید کرد و بوسیله یک گیت OR مجموع آنها را تشکیل داد. با استفاده از این روش هر مدار ترکیبی با  $n$  ورودی و  $m$  خروجی را میتوان بوسیله یک دیکدر  $n$  به  $2^n$  و  $m$  گیت OR پیاده سازی کرد.

### روش انجام آزمایش

آی سی ۷۴۱۳۸ یک دیکدر  $3 \times 8$  می باشد. با مطالعه مشخصات آی سی که در پیوست موجود است و با اعمال ورودیهای مناسب، آنرا در حالت فعال قرار دهید و جدول زیر را تکمیل کنید. می توان از آی سی موجود در برد آموزشی نیز استفاده کرد. در این حالت ورودی EN را برابر ۱ قرار دهید تا دیکدر فعال شود. برای مشاهده خروجیها نیز میتوانید از LED استفاده کنید.

| CBA | $Y_0$ $Y_1$ $Y_2$ $Y_3$ $Y_4$ $Y_5$ $Y_6$ $Y_7$ |
|-----|-------------------------------------------------|
| 000 |                                                 |
| 010 |                                                 |
| 100 |                                                 |
| 101 |                                                 |
| 110 |                                                 |

## آزمایش ۴- قسمت دوم

موضوع آزمایش: پیاده سازی تمام جمع کننده با استفاده از دیگر

وسایل و المانهای مورد نیاز: منبع تغذیه، بردبرد، آی سی ۷۴۱۳۸ و ۷۴۳۲

### مباحث تئوری

همانطور که در مقدمه نیز اشاره شد، با استفاده از دیگر میتوان مینترم ها را تولید کرد و بوسیله گیت OR مجموع آنها را تشکیل داد. در این آزمایش میخواهیم یک تمام جمع کننده را با استفاده از دیگر پیاده سازی کنیم. در یک تمام جمع کننده داریم:

$$S(x, y, z) = \sum(1, 2, 4, 7)$$

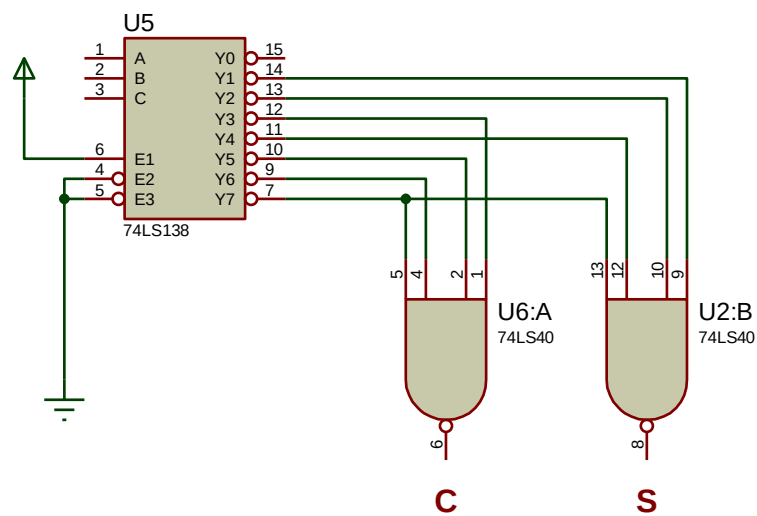
$$C(x, y, z) = \sum(3, 5, 6, 7)$$

چون مدار دارای سه ورودی و مجموعاً ۸ مینترم است، لذا به یک دیگر  $3 \times 8$  نیاز داریم. با استفاده از یک دیگر  $3 \times 8$  و گیتهای NAND، مدار یک تمام جمع کننده را که در شکل زیر نشان داده شده است را پیاده سازی کرده و با دادن ورودیهای مختلف جدول زیر را تکمیل کنید. توجه کنید که به علت NOT بودن خروجیهای این دیگر، بایستی از گیت NAND به جای OR استفاده کنیم (چرا؟)

### روش انجام آزمایش

با استفاده از دیگر ۷۴۱۳۸ و آی سی ۷۴۴۰، مدار زیر را ببندید و با اعمال ورودیهای مناسب، جدول زیر را کامل کنید.





| ورودی |   |                    | خروجی              |              |
|-------|---|--------------------|--------------------|--------------|
| A     | B | C (بیت نقلی ورودی) | بیت نقلی خروجی (C) | حاصل جمع (S) |
| 0     | 0 | 1                  |                    |              |
| 0     | 1 | 1                  |                    |              |
| 1     | 0 | 0                  |                    |              |
| 1     | 1 | 1                  |                    |              |

پرسش

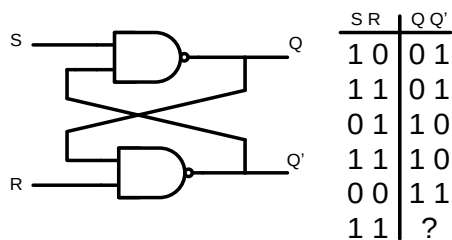
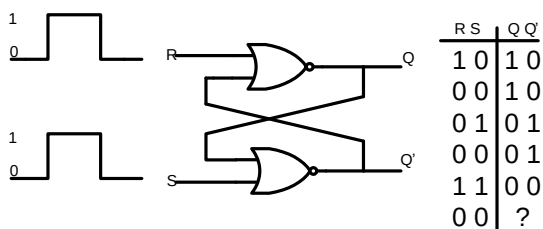
(۱) چگونه میتوان با استفاده از چهار دیکدر  $3 \times 8$  دارای ورودی توانا ساز و یک دیکدر  $2 \times 4$ ، یک دیکدر  $5 \times 32$  را پیاده سازی نمود؟

## آزمایش ۵- قسمت اول

### موضوع آزمایش: آشنایی با لچها و فلیپ فلاپها

#### مباحث تئوری

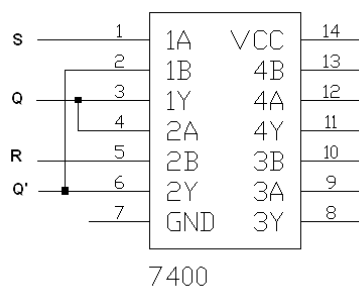
مدار یک لچ SR در شکل زیر نشان داده شده است. این مدار دارای دو خروجی Q و Q' و دو ورودی S و R میباشد که به ترتیب حروف اول کلمات ست (نشاندن) و ری ست (بازنشاندن) هستند. در شکلهای زیر مدار یک لچ با استفاده از دو گیت NOR و دو گیت NAND نشان داده شده است. یک لچ دارای دو وضعیت قابل استفاده است. وقتی  $Q=1$  و  $Q'=0$  باشد، لچ در حالت نشاندن (یا "۱") و زمانی که  $Q=0$  و  $Q'=1$  باشد، در حالت بازنشاندن (یا "۰") است. خروجی های Q و Q' مکمل یکدیگر هستند و به ترتیب خروجی طبیعی و خروجی مکمل نام دارند. بکار بردن ۱ در ورودی S باعث میشود که لچ به حالت ۱ برود. همچنین بکار بردن ۱ در ورودی R باعث میشود که لچ به حالت ۰ برود. جدول درستی لچ SR در شکل زیر نشان داده شده است.



## روش انجام آزمایش

با استفاده از آی سی ۷۴۰۰ (گیت NAND) مدار یک لچ SR را پیاده سازی کرده و با اعمال ورودیهای مختلف جدول درستی آن را تحقیق

کنید. بجای استفاده از آی سی ۷۴۰۰ می توانید گیتهای موجود در برد آموزشی را بکار ببرید.



| SR | Q | Q' |
|----|---|----|
| 10 |   |    |
| 11 |   |    |
| 01 |   |    |
| 11 |   |    |
| 00 |   |    |
| 11 |   |    |

## آزمایش ۵- قسمت دوم

### موضوع آزمایش: فلیپ فلاپ JK

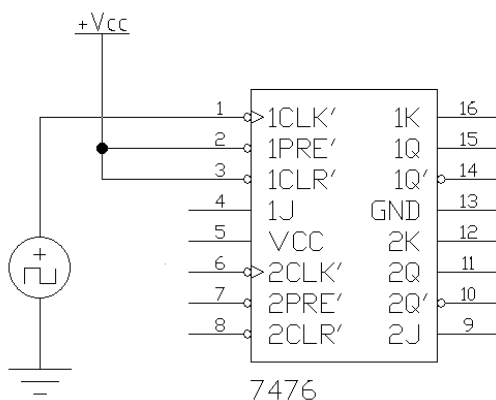
#### مبامث تئوری

سمبل گرافیکی و جدول تحریک یک فلیپ فلاپ JK در شکل زیر نشان داده شده است.

| J | K | Q(t+1) |
|---|---|--------|
| 0 | 0 | Q(t)   |
| 0 | 1 | 0      |
| 1 | 0 | 1      |
| 1 | 1 | Q'(t)  |

#### روش انجام آزمایش

آی سی ۷۴۷۶ شامل دو فلیپ فلاپ JK حساس به لبه مثبت می باشد که می توانند به صورت مجزا مورد استفاده قرار بگیرند. این آی سی شامل دو پایه  $\overline{Preset}$  و  $\overline{Reset}$  می باشد که در مد نرمال بایستی در وضعیت High باشند. بعد از مطالعه مشخصات مربوط به آی سی که در پیوست موجود است، مدار را بسته و با اعمال ورودیهای مناسب، جدول حالت آن را تکمیل کنید. برای انجام این آزمایش می توانید از آی سی های موجود بر روی بود آموزشی نیز استفاده کنید.



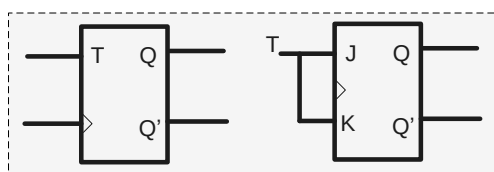
| 1J 1K | 1Q | 1Q' |
|-------|----|-----|
| 10    |    |     |
| 01    |    |     |
| 00    |    |     |
| 11    |    |     |

## آزمایش ۵- قسمت سوم

### موضوع آزمایش: فلیپ فلاپ T

#### مباحث تئوری

سمبل گرافیکی و جدول تحریک یک فلیپ فلاپ T در شکل زیر نشان داده شده است. با توجه به جدول مشخصه در می یا بیم وقتی که  $T=1$  است، حالت فلیپ فلاپ مکمل میشود و هنگامی که  $T=0$  است، فلیپ فلاپ تغییر حالت نمی دهد و بدون تغییر باقی می ماند.



| T | Q(t+1) |
|---|--------|
| 0 | Q(t)   |
| 1 | Q'(t)  |

برای یک فلیپ فلاپ T داریم:

$$Q(t+1) = T \oplus Q(t)$$

و برای یک فلیپ فلاپ JK داریم:

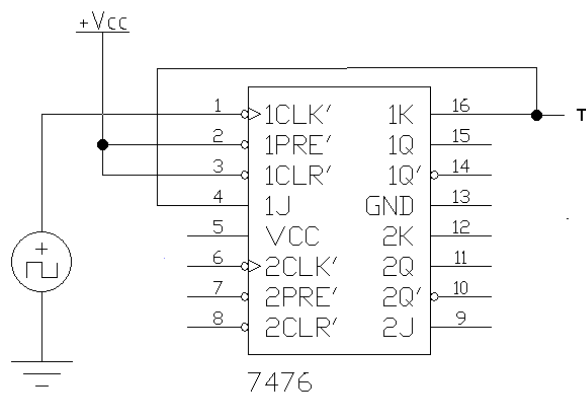
$$Q(t+1) = JQ' + K'Q$$

$$J = K = T \rightarrow Q(t+1) = T \oplus Q(t)$$

بنابراین اگر دو پایه J و K را به یکدیگر متصل کنیم، معادله مشخصه آن همانند یک فلیپ فلاپ T خواهد بود.

## روش انجام آزمایش

با متصل کردن پایه های J و K، مدار فلیپ فلاپ T را پیاده سازی کنید. قبل از High کردن  $\overline{Preset}$  و  $\overline{Reset}$ ، پایه  $\overline{Reset}$  را به زمین وصل کنید تا فلیپ فلاپ ری ست شود. سپس جدول تحریک آن را بدست آورید.



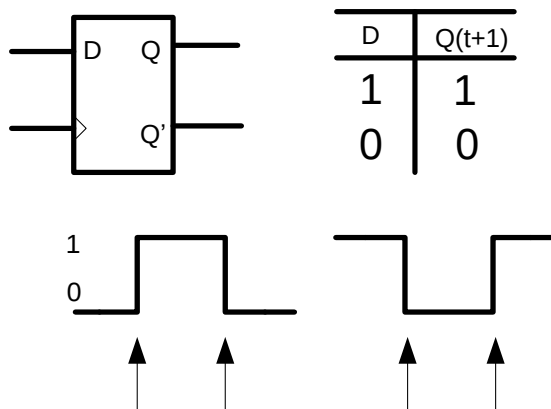
| T | 1Q | 1Q' |
|---|----|-----|
| 0 |    |     |
| 1 |    |     |

## آزمایش ۶- قسمت اول

### موضوع آزمایش: فلیپ فلاپ D

### مباحث تئوری

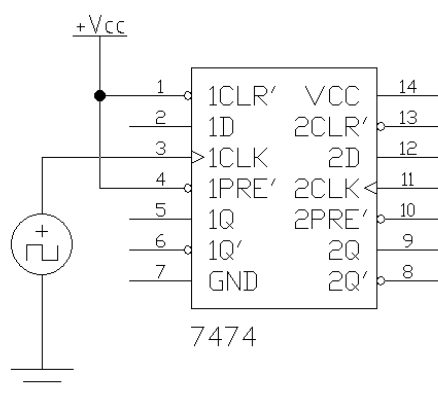
همانطور که در مقدمه نیز اشاره شد، عناصر حافظه بکار رفته در مدارهای ترتیبی فلیپ فلاپ نام دارند. در واقع فلیپ فلاپ نوع خاصی لچ است که زمان تغییرات خروجی آن توسط پالس ساعت کنترل میشود. یک فلیپ فلاپ میتواند حساس به سطح و یا حساس به لبه پالس ساعت باشد. به علت مشکلاتی که فلیپ فلاپ حساس به سطح میتواند داشته باشد، از فلیپ فلاپ های حساس به لبه (انتقال پالس ساعت) استفاده میشود. سمبل گرافیکی و جدول تحریک یک فلیپ فلاپ D در شکل زیر نشان داده شده است. همانطور که مشاهده میکنید حالت بعدی همواره با ورودی D برابر بوده و مستقل از حالت فعلی است.





### روش انجام آزمایش

آی سی ۷۴۷۴ شامل دو فلیپ فلاپ D حساس به لبه مثبت میباشد که میتوانند به صورت مجزا مورد استفاده قرار بگیرند. این آی سی شامل دو پایه  $\overline{Preset}$  و  $\overline{Reset}$  میباشد که در مد نرمال بایستی در وضعیت High باشند. بعد از مطالعه مشخصات مربوط به آی سی، مدار را بسته و با اعمال ورودیهای مناسب، جدول زیر را تکمیل کنید. برای انجام این آزمایش از آی سی های موجود بر روی برد آموزشی نیز می توانید استفاده کنید.



| 1D | 1Q | 1Q' |
|----|----|-----|
| 0  |    |     |
| 1  |    |     |

پرسش:

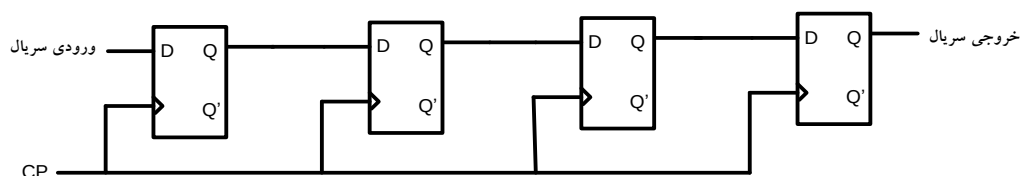
(۱) اگر دو پایه  $\overline{Preset}$  و  $\overline{Reset}$  در حالت High قرار داشته باشد، چه اشکالی ممکن است در عملکرد فلیپ فلاپ بوجود آید.

## آزمایش ۴- قسمت دوم

### موضوع آزمایش: طراحی شیفت رجیستر

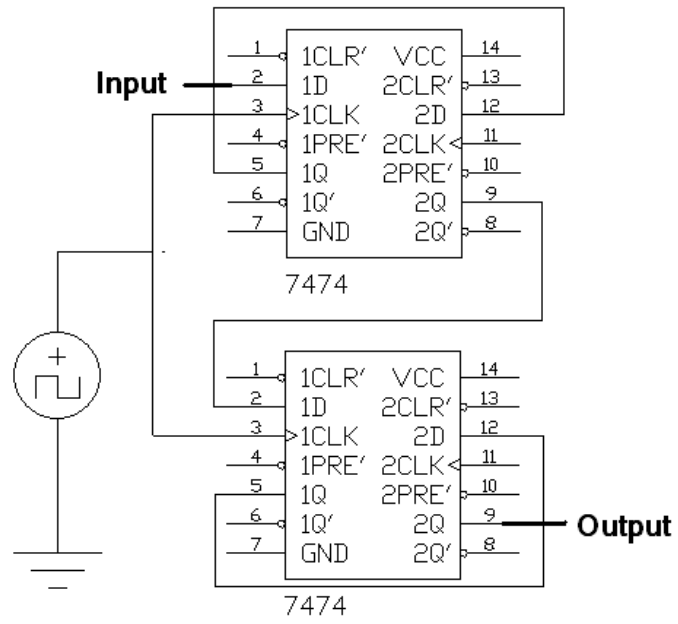
#### مبامث تئوری

یک ثبات که قادر است اطلاعات دودویی اش را به سمت راست یا چپ انتقال دهد، یک شیفت رجیستر نامیده میشود. همانطور که در شکل زیر نشان داده شده است، ساده ترین شیفت رجیستر ممکن، فقط از فلیپ فلاپها تشکیل شده است. هر پالس ساعت محتوی ثبات را یک بیت به راست انتقال میدهد. ورودی سریال مشخص میکند که در طی عمل انتقال، چه مقداری به آخرین فلیپ فلاپ سمت چپ وارد میشود.



#### روش انجام آزمایش

با استفاده از آی سی های ۷۴۷۴ که شامل فلیپ فلاپهای D می باشد، مدار یک شیفت رجیستر ۴ بیتی را بر روی برد ببندید. سپس با اعمال ورودی به مدار ("۱" یا "۰" منطقی)، عملکرد آن را مشاهده کنید.



## آزمایش ۷

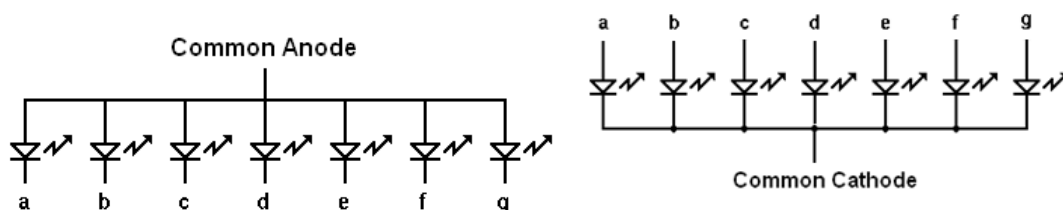
موضوع آزمایش: بررسی عملکرد نمایشگرهای هفت بفتی

وسایل و المانهای مورد نیاز: منبع تغذیه، بردبورد، نمایشگر ۷ بفتی ۷۷۳-۵۰۸۲، آی سی ۷۴۴۷ و مقاومت

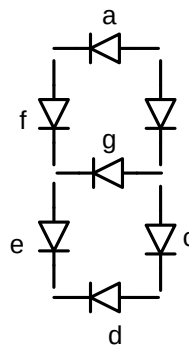
### مباحث تئوری

نمایشگر هفت بخشی از هفت دیود منتشرکننده نور ساخته شده است. یک LED هنگامی که ولتاژ در ورودی آن به اندازه کافی مثبت تر از ولتاژ در کاتد باشد، روشن می شود. برای حداقل کردن سیگنالهای کنترل، آندها و یا کاتدهای LEDها معمولاً در یک نقطه مشترک به هم وصل شده اند و لذا آن را به ترتیب آنند مشترک و یا کاتد مشترک می نامند.

در نمایشگر هفت قسمتی، برای محدود کردن جریان دیودها لازم است مقاومتیهای محدودکننده جریان به صورت سری با هر یک از قطعات نمایشگر قرار گیرند. همانطور که در شکل زیر نشان داده شده است، یک نمایشگر هفت بخشی در واقع از هفت LED تشکیل شده است که برای نمایش اعداد مورد نظر بایستی مقادیر مناسب به پایه های آن اعمال شود.

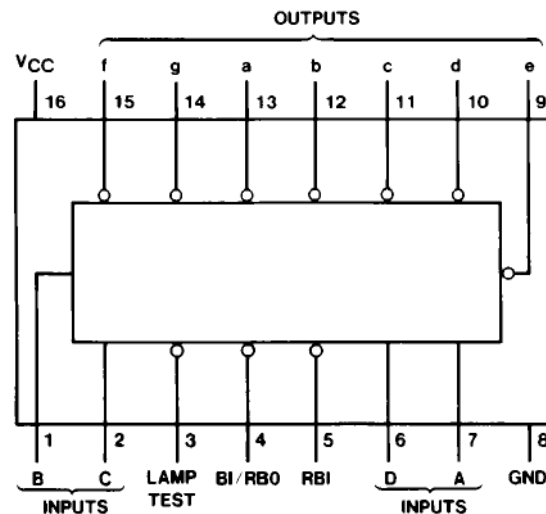


| عدد نشان داده شده | a b c d e f g |
|-------------------|---------------|
|                   | 0000000       |
|                   | 0001100       |



دیگر BCD به نمایشگر هفت بخشی

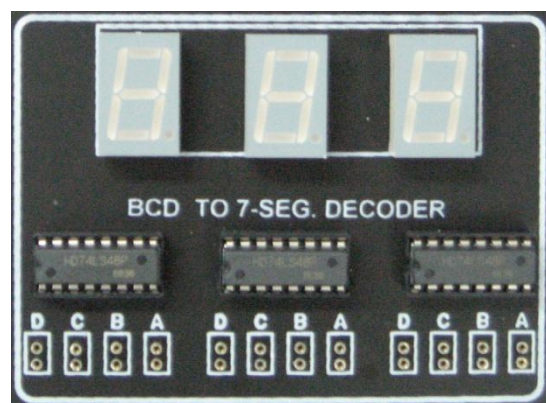
یک نمایشگر هفت بخشی برای نمایش هر یک از ارقام ۰ تا ۹ بکار میرود. یک دیکدر BCD به هفت بخشی رقم دهدهی را به فرم BCD دریافت کرده و کد هفت بخشی مربوط به آن را تولید میکند. در شکل زیر ورودی‌ها و خروجی‌های یک آی‌سی دیکدر BCD به هفت بخشی قابل مشاهده است.



آی‌سی ۷۴۴۷ یک دیکدر/راه انداز BCD به هفت بخشی میباشد. این مدار دارای چهار ورودی برای رقم BCD است. ورودی D با ارزش‌ترین و A کم ارزش‌ترین است. در نهایت رقم چهار بیتی BCD به کد هفت بخشی با خروجی‌های a تا g تبدیل میشود.

### روش انجام آزمایش

با استفاده از نمایشگر ۷ بخشی ۷۷۳-۵۰۸۲ و آی‌سی درایور ۷۴۴۷ که در شکل زیر نشان داده شده است آزمایشهای زیر را انجام دهید:



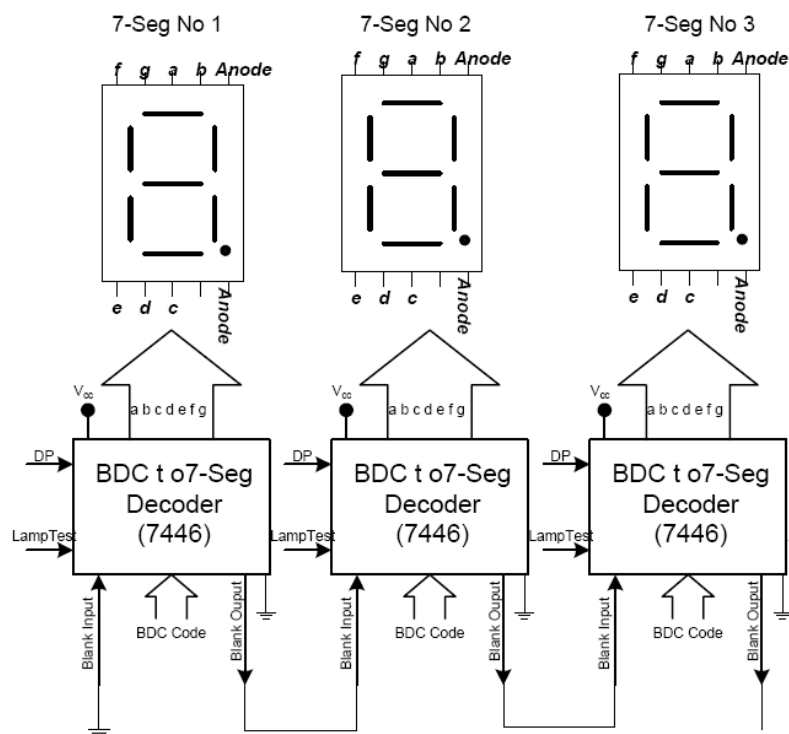
(۱) با LOW کردن پایه  $LT^V$ ، بایستی تمام LEDها روشن شود. این کار در واقع روشی برای تست کردن سالم بودن نمایشگر هفت بخشی میباشد.

(۲) با اعمال ورودیهای مختلف، جدول زیر را تکمیل کنید.

| مقدار پایه<br>RBO | عدد نشان داده شده<br>توسط 7-seg | DCBA |
|-------------------|---------------------------------|------|
|                   |                                 | 0000 |
|                   |                                 | 0001 |
|                   |                                 | 0010 |
|                   |                                 | 0011 |
|                   |                                 | 0100 |
|                   |                                 | 0101 |
|                   |                                 | 0110 |
|                   |                                 | 0111 |
|                   |                                 | 1000 |

(۳) پایه RBI را Low کنید و آزمایش قبل را تکرار کنید.

(۴) با استفاده از نتایج آزمایش قبل، در شکل زیر مدار طوری طراحی شده است که صفرهای کم ارزش سمت چپ خاموش میشوند. به عنوان مثال، عدد 076 به صورت 76 نمایش داده میشود. این کار به علت صرفه جویی در مصرف توان و یا زیبایی نمایشگر انجام میشود. صحت عملکرد مدار را بررسی نمایید.



پرسش:

- (۱) روشی جهت تعیین نوع نمایشگر هفت قسمتی از نظر کاتد مشترک یا آند مشترک بودن و همچنین شناسایی پایه‌های آن ارائه کنید.
- (۲) به جای استفاده از هفت مقاومت، می‌توان از یک مقاومت  $R$ ، بین تغذیه و آند مشترک (در 7-SEG آند مشترک) یا بین زمین و کاتد مشترک (در 7-SEG کاتد مشترک) برای محدود کردن جریان استفاده نمود. مزایا و معایب این روش را بیان کنید.
- (۳) وقتی تعداد 7-SEG ها در یک کاربرد زیاد باشد، تعداد آی‌سی‌های مدار و مصرف آن‌ها بالا می‌رود. روشی پیشنهاد کنید که به کمک یک آی‌سی درایور بتوان تعداد زیادی 7-SEG را راه‌اندازی کرد.

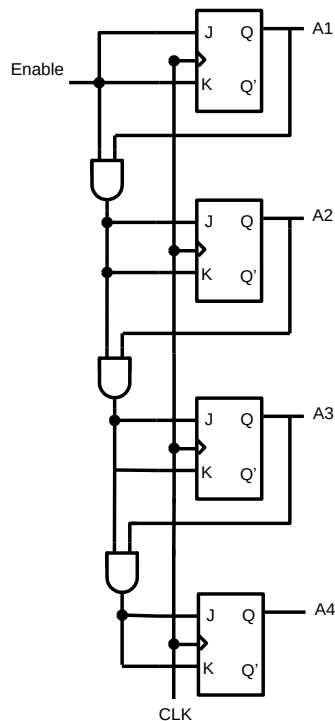
## آزمایش ۸ - قسمت اول

### موضوع آزمایش: شمارنده دودویی سنکرون

#### مبامث تئوری

شمارنده های سنکرون به اینصورت از شمارنده های موج گونه تشخیص داده میشوند که پالسهای ساعت در آنها به ورودیهای پالس ساعت (CP) کلیه فلیپ فلاپها متصل میشود. پالسهای مشترک بکار رفته در آنها کلیه فلیپ فلاپها را بطور همزمان تریگر میکند در حالی که شمارندههای موج گونه هر فلیپ فلاپ را به ترتیب و در یک زمان مجزا راه اندازی (تریگر) می کند. در این بخش شمارنده های دودویی و دهمی مورد بررسی قرار میگیرند.

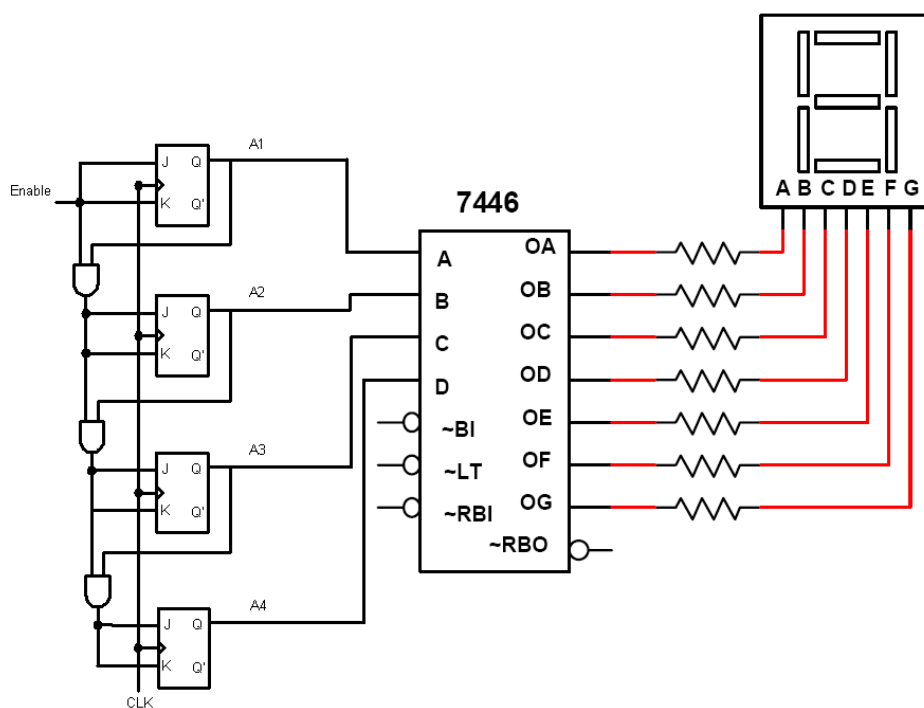
در شکل زیر یک شمارنده دودویی چهار بیتی سنکرون نشان داده شده است. شمارنده های دودویی سنکرون دارای یک الگوی منظم هستند و میتوان آنها را بسادگی با فلیپ فلاپهای مکمل ساز (فلیپ فلاپ T یا JK) و گیت ها ساخت. یک شمارنده n بیتی شامل n فلیپ فلاپ بوده و قادر به شمارش از 0 تا  $2^n - 1$  میباشد. اگر ورودی توانا ساز ۱ باشد، مدار شروع به شمارش میکند. در شکل زیر یک بالا شمار دودویی نشان داده شده است.





## روش انجام آزمایش

شمارنده شکل زیر را با استفاده از آی سی ۷۴۷۶ (JK F.F.) بسازید. خروجیهای شمارنده را با استفاده از مدار راه انداز به نمایشگر هفت بخشی متصل کرده و خروجی را مشاهده کنید. توجه کنید که برای مشاهده خروجی بایستی فرکانس CLK تا حد امکان کم باشد.



پرسش:

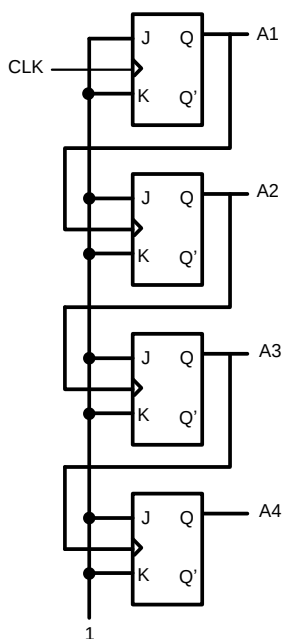
(۱) نحوه عملکرد شمارنده سنکرون در شکل بالا را توضیح دهید.

## آزمایش ۸ - قسمت دوم

### موضوع آزمایش: طراحی شمارنده دودویی موج گونه

#### مباحث تئوری

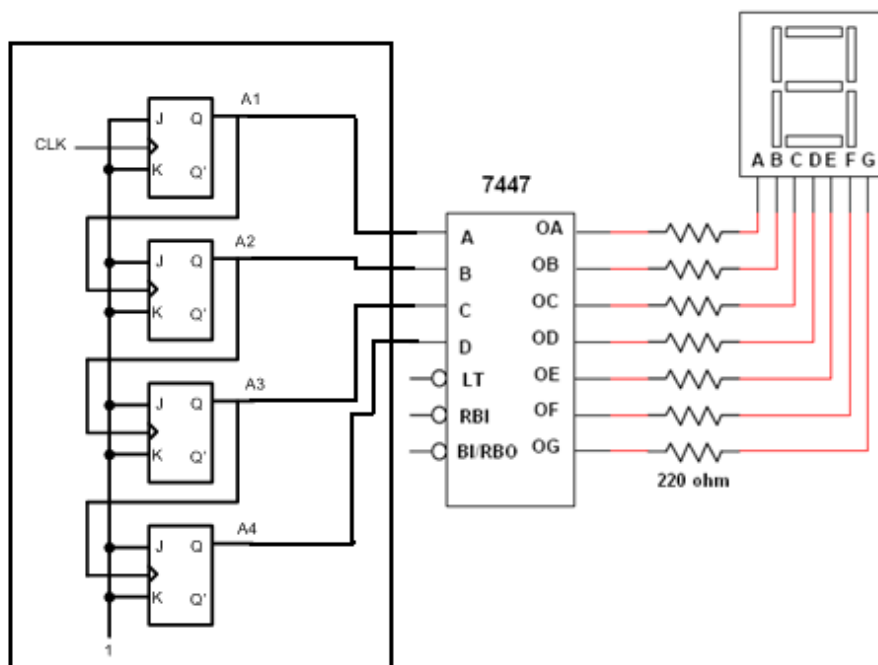
در یک شمارنده موج گونه، سیگنال خروجی یک فلیپ فلاپ منبعی برای راه اندازی فلیپ فلاپهای دیگر است. به عبارت دیگر، ورودی CP کلیه فلیپ فلاپها (به استثنای اولی) بجای اینکه بوسیله پالسهای ساعت تحت تاثیر واقع شود، توسط فلیپ فلاپ های دیگر تغییر می کند. انتقال حالتی که در یک فلیپ فلاپ رخ میدهد، بعنوان پالس راه انداز در فلیپ فلاپ دیگری بکار می رود. یک شمارنده موج گونه دودویی که با استفاده از فلیپ فلاپ JK طراحی شده است، در شکل زیر نشان داده شده است. کلیه ورودیهای J و K، ۱ هستند.



#### روش انجام آزمایش

شمارنده شکل زیر را که یک شمارنده موج گونه دودویی میباشد را با استفاده از آی سی ۷۴۷۶ (JK F.F.) بسازید. خروجیهای شمارنده را با استفاده از مدار راه انداز به نمایشگر هفت بخشی متصل کرده و خروجی را مشاهده کنید. توجه کنید که برای مشاهده خروجی بایستی فرکانس CLK تا حد امکان کم باشد.

## شمارنده چهار بیتی



پرسش:

۲) با چه تغییراتی میتوان شمارنده طراحی شده را به یک پائین شمار تبدیل کرد؟

۳) نحوه عملکرد شمارنده موج گونه در شکل بالا را توضیح دهید.

## فصل سوم

### آزمایشهای دیجیتال (۲)

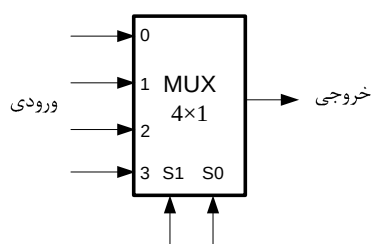
## آزمایش ۹- قسمت اول

موضوع آزمایش: آشنایی با مالتی پلکسر  $8 \times 1$

### مباحث تئوری

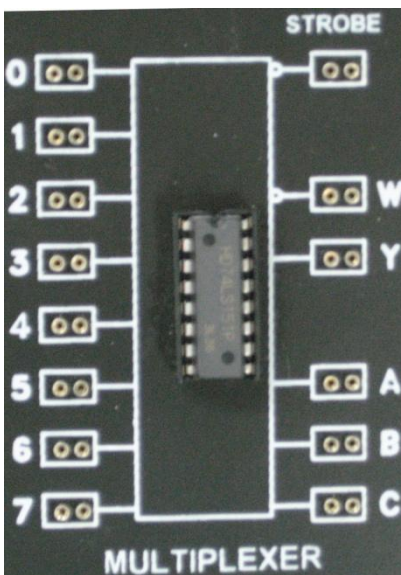
مولتی پلکسر برای انتقال تعداد زیادی از واحدهای اطلاعاتی بر روی تعداد کمتری از کانال ها یا خطوط بکار می‌رود. مولتی پلکسر دیجیتال، یک مدار ترکیبی است که اطلاعات دودویی را از میان یکی از چند خط ورودی انتخاب کرده و آن را به یک خط خروجی هدایت می‌نماید. انتخاب یک خط ورودی ویژه، بوسیله مجموعه ای از خطوط انتخاب انجام می‌شود.

یک مولتی پلکسر ۴ به ۱ در شکل زیر نشان داده شده است. مشابه دیکدرها، آی‌سی های مولتی پلکسر نیز میتوانند برای کنترل عملیات خود دارای یک ورودی تواناساز باشند. بدین ترتیب که اعمال یکی از دو حالت دودویی به ورودی تواناساز باعث غیر فعال شدن خروجی میشود و در حالت دیگر (حالت فعال) مدار بصورت یک مولتی پلکسر معمولی کار خواهد کرد.



### روش انجام آزمایش

آی سی ۷۴۱۵۱ یک مولتی پلکسر  $8 \times 1$  میباشد. با مطالعه مشخصات آی سی و با اعمال ورودی  $X_0 X_1 X_2 X_3 X_4 X_5 X_6 X_7 = 11010101$  جدول زیر را تکمیل کنید. برای مشاهده خروجی میتوانید از LED استفاده کنید.



آی سی مولتی پلکسر ۸ به ۱

| CBA | Y |
|-----|---|
| 000 | ؟ |
| 010 | ؟ |
| 100 | ؟ |
| 101 | ؟ |
| 110 | ؟ |

## آزمایش ۹- قسمت دوم

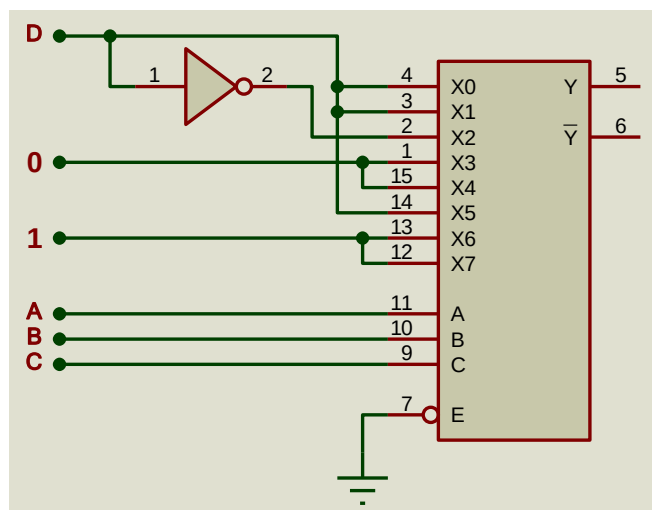
موضوع آزمایش: پیاده سازی توابع منطقی با استفاده از مولتی پلکسر

وسایل و المانهای مورد نیاز: منبع تغذیه، بردبورد، آی سی ۷۴۱۵۱ و ۷۴۰۰

### روش انجام آزمایش

همانند دیکدرها، از مولتی پلکسرها میتوان برای پیاده سازی توابع منطقی استفاده کرد. برای استفاده از مالتی پلکسرها در پیاده سازی مدارها و توابع منطقی، مطالعه مجدد و شناخت مالتی پلکسرها و مدارات داخلی آن ضرورت دارد. با استفاده از مولتی پلکسر ۷۴۱۵۱ و یک گیت NOT، مدار شکل زیر را که تابع  $F(A,B,C,D)$  را پیاده سازی میکند را ببینید و سپس با اعمال ورودیهای مناسب، جدول را تکمیل کرده و صحت عملکرد آن را تحقیق کنید. برای مشاهده خروجی از LED استفاده نمائید.

$$F(A, B, C, D) = \sum (1,3,4,11,12,13,14,15)$$



| DCBA | Y |
|------|---|
| 0000 | ؟ |
| 0100 | ؟ |
| 0101 | ؟ |
| 1011 | ؟ |
| 1101 | ؟ |
| 1111 | ؟ |

پرسش

- (۱) چگونه میتوان با استفاده از مولتی پلکسرهای  $8 \times 1$  و  $2 \times 1$ ، یک مولتی پلکسر  $16 \times 1$  طراحی کرد؟
- (۲) به طریق دیگری تابع بولی فوق را با یک مالتی پلکسر  $16$  به  $1$  بسازید. این بار ورودی‌های کنترل (انتخاب) را DCB در نظر بگیرید.



## آزمایش ۱۰

موضوع آزمایش: اندازه گیری مد پارازیت و مقادیر  $T_{PLH}$  و  $T_{PLH}$

### مباحث تئوری

#### گنجایش خروجی

گنجایش خروجی یک گیت مشخص کننده تعداد بارهای استاندارد است که بدون ایجاد اختلالی در کار معمولی آن، قابل وصل شدن به خروجی گیت میباشند. معمولاً خروجی هر گیت به ورودی گیت‌های دیگر متصل میگردد. گیت‌ها در خروجی خود مقدار محدودی از جریان را تهیه میکنند و اگر مقدار بار از این حد معین فراتر برود گوئیم گیت دچار فرابار شده است و ممکن است سبب آسیب دیدن گیت شود. بنابراین گنجایش خروجی، حداکثر تعداد ورودیهایی را که قابل اتصال به خروجی یک گیت است را مشخص میکند که بر حسب یک عدد بیان میگردد.

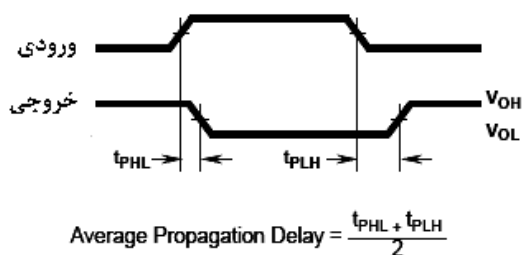
#### توان تلف شده

هر مدار الکترونیکی به توان معینی برای کار نیاز دارد. توان مصرفی پارامتری است بر حسب میلی وات (mw) و نشان دهنده توان منتقل شده از منبع تغذیه به گیت است. مقدار توان تلف شده در گیت از ولتاژ تغذیه ( $V_{CC}$ ) و جریان کشیده شده بوسیله مدار ( $I_{CC}$ ) بدست می آید:

$$P_D(\text{avg}) = I_{CC}(\text{avg}) \times V_{CC}$$

#### تاخیر انتشار

تاخیر انتشار یک گیت منطقی متوسط زمان تاخیری است که طی آن تغییر سیگنال در ورودی به خروجی منتقل گردد. زمان تاخیر سیگنال بین ورودی و خروجی وقتی که خروجی از سطح بالا به سطح پائین تغییر حالت دهد را  $t_{PHL}$  گویند. بطور مشابه، وقتی که خروجی از سطح پائین به بالا برود، تاخیر را  $t_{PLH}$  می نامند. مرسوم است که زمان تاخیر بصورت فاصله زمانی نقاطی از منحنی ورودی و خروجی که در نقطه ۵۰ درصد از زمان گذار قرار دارند اندازه گیری میشود. در شکل این دو پارامتر نشان داده شده اند.



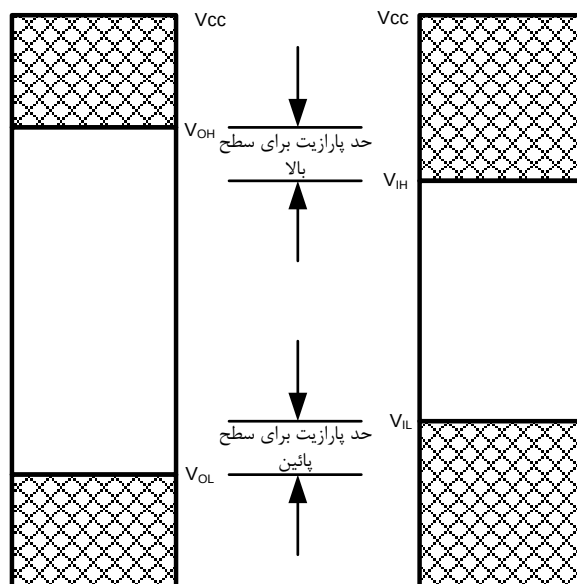
## حد پارازیت

در صنعت و سایر مکانهای مشابه، سیگنالهای الکتریکی نامطلوبی قادر به القاء ولتاژ در سیمهای رابط بین مدارهای منطقی هستند. این سیگنالهای ناخواسته پارازیت خوانده میشوند. حد پارازیت هم حداکثر ولتاژ پارازیتی است که به سیگنال ورودی اضافه شده ولی سبب تغییر ناخواسته ای در خروجی مدار نمی گردد.

در شکل زیر حد پارازیت برای سطح بالا و حد پارازیت برای سطح پائین نشان داده شده است، که در آن:

- $V_{IL}(\text{Max})$ : حداکثر ولتاژ ورودی گیت که به عنوان ۰ در نظر گرفته میشود.
- $V_{IH}(\text{Min})$ : حداقل ولتاژ ورودی گیت که به عنوان ۱ در نظر گرفته میشود.
- $V_{OL}(\text{Max})$ : حداکثر ولتاژ خروجی گیت که به عنوان ۰ در نظر گرفته میشود.
- $V_{OH}(\text{Min})$ : حداقل ولتاژ خروجی گیت که به عنوان ۱ در نظر گرفته میشود.

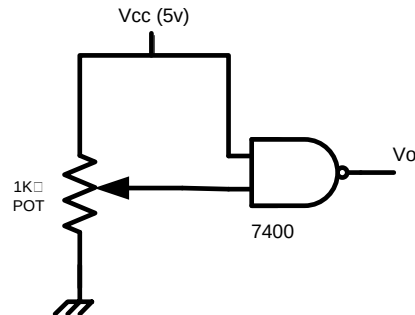
برای جبران هر سیگنال پارازیت، مدار باید طوری طراحی شود که  $V_{IL}$  بزرگتر از  $V_{OL}$  و  $V_{IH}$  کمتر از  $V_{OH}$  باشد. حد پارازیت تفاضل  $V_{OH}-V_{IH}$  و یا  $V_{IL}-V_{OL}$  (هر کدام که کوچکتر باشد) است.



## روش انجام آزمایش

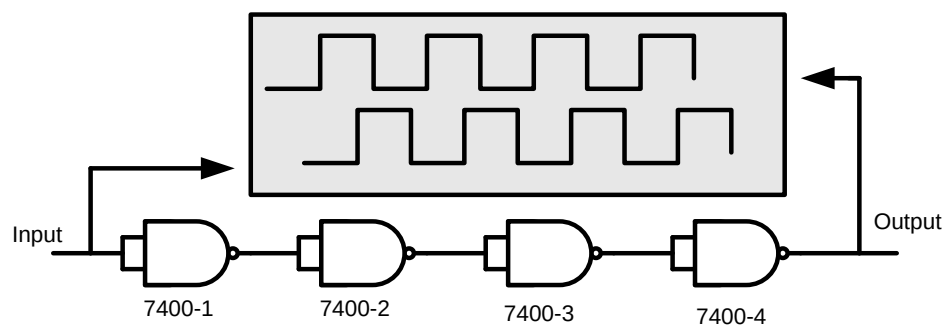
(۱) ابتدا با استفاده از دیتابوک TTL مشخصات آی سی 7400 را مطالعه کنید. مقادیر  $V_{IL}$ ,  $V_{IH}$ ,  $V_{OL}$ ,  $V_{OH}$  را از دیتابوک یادداشت کنید. مدار شکل زیر را ببندید. در این مدار، پتانسیومتر به منظور تنظیم دقیقتر ولتاژ ورودی بکار رفته است. با تغییر پتانسیومتر، ولتاژ ورودی به پایه دوم گیت را به آرامی از ۰ تا ۵ ولت تغییر داده و مقادیر  $V_{IL}$ ,  $V_{IH}$ ,  $V_{OL}$ ,  $V_{OH}$  را تعیین کنید. برای اندازه گیری مقادیر ورودی و خروجی میتوانید

از اسیلوسکوپ استفاده نمائید. توجه کنید که در محدوده ای از ولتاژ ورودی، خروجی شروع به نوسان میکند. این محدوده را بدست آورید. علت نوسانان چیست؟



| مقادیر عملی | مقادیر تئوری | حد پارازیت |
|-------------|--------------|------------|
|             |              | $V_{OH}$   |
|             |              | $V_{OL}$   |
|             |              | $V_{IH}$   |
|             |              | $V_{IL}$   |

۲) با استفاده از دیتابوک TTL مقادیر  $T_{PLH}$  و  $T_{PHL}$  را برای آی سی ۷۴۰۴ بدست آورید. سپس با استفاده از ۴ معکوس کننده مدار شکل زیر را بر روی بردبورد ببندید. در این آزمایش هدف بدست آوردن مقادیر  $T_{PLH}$  و  $T_{PHL}$  میباشد. با اعمال یک موج مربعی با فرکانس حدود 100KHz به ورودی مدار، ورودی و خروجی را بر روی اسیلوسکوپ مشاهده نمائید و با استفاده از توضیحات ارائه شده در بخش قبل، مقادیر  $T_{PLH}$  و  $T_{PHL}$  را بدست آورید. برای بدست آوردن میانگین زمان انتقال میتوانید از رابطه زیر استفاده کنید:



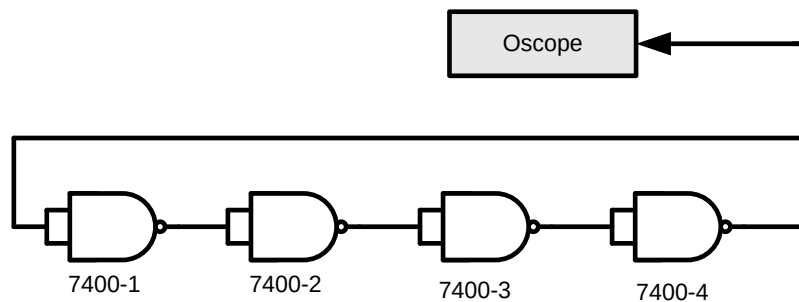
$$T_p = \frac{T_{PHL} + T_{PLH}}{2}$$

| مقادیر عملی | مقادیر تئوری | گیت ۷۴۰۴  |
|-------------|--------------|-----------|
|             |              | $T_{PLH}$ |
|             |              | $T_{PHL}$ |
|             |              | $T_p$     |

واضح است که شکل موج خروجی دقیقا همانند شکل موج ورودی خواهد بود، فقط با این تفاوت که دارای تاخیر زمانی میباشد.

### تحقیق

- با اتصال ورودی و خروجی در مدار قبلی میتوان یک اسیلاتور (نوسان ساز) طراحی نمود. طرز کار اسیلاتور را توضیح داده و رابطه فرکانس نوسان با تعداد و تاخیر گیتها را بدست آورید.

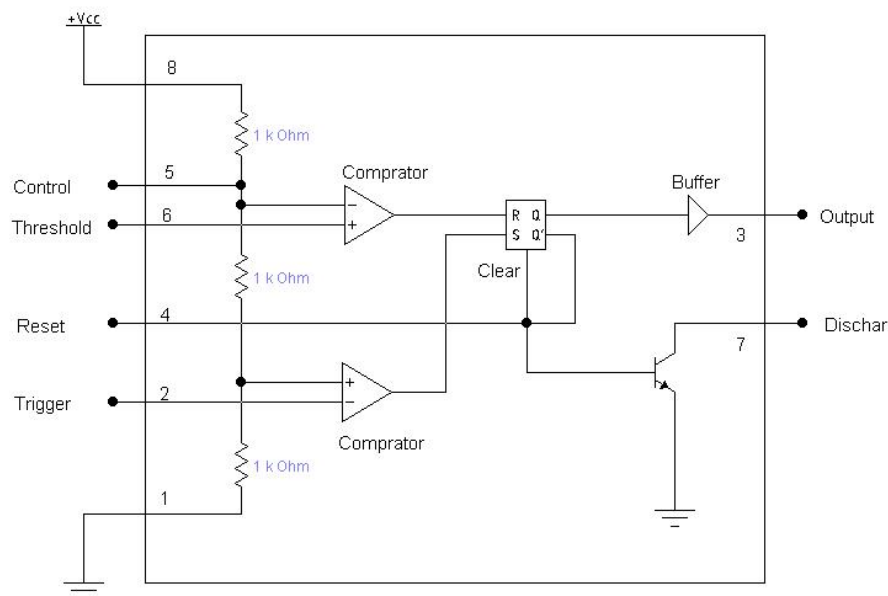


## آزمایش ۱۱

### موضوع آزمایش: آشنایی با آی سی ۵۵۵

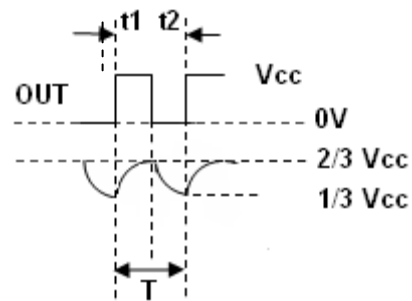
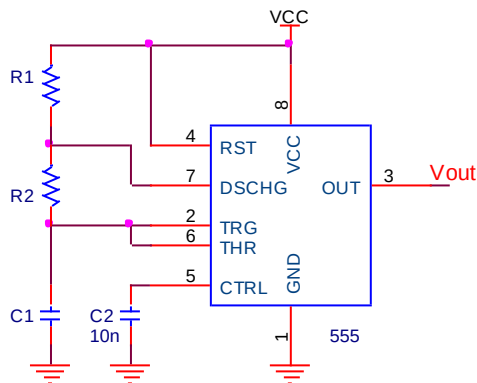
#### مباحث تئوری

آی سی ۵۵۵ یک تایمر دقیق است که مدار داخلی آن در شکل ۱ نشان داده شده است. ولتاژ تغذیه این مدار بین ۵ تا ۱۵ ولت می تواند تغییر کند. این آی سی متشکل از دو مقایسه گر ولتاژ و یک فلیپ فلاپ RS است. تقسیم ولتاژ  $V_{CC}=5V$  بوسیله سه مقاومت برای تولید  $\frac{1}{3}V_{CC}$  و  $\frac{2}{3}V_{CC}$  در ورودیهای مقایسه گرها انجام شده است. خروجی هر مقایسه گر هر وقت که ورودی بالایی نسبت به پایینی در ولتاژ بیشتری باشد، در منطق ۱ خواهد بود. وقتی که ولتاژ آستانه در پایه ۶ بیشتر از  $\frac{2}{3}V_{CC}$  شود، مقایسه گر فوقانی فلیپ فلاپ را پاک کرده و خروجی حدود صفر ولت می شود. وقتی که ورودی تریگر در پایه ۲ کمتر از  $\frac{1}{3}V_{CC}$  شود، مقایسه گر پایینی فلیپ فلاپ را SET کرده و خروجی به حدود ۵ ولت می رسد. وقتی که خروجی در سطح پایین باشد  $Q'$  در سطح بالا بوده و پیوند بیس امیتر به طور مستقیم تغذیه می گردد و در اثر اشباع ترانزیستور پایه دشارژ، به پایه GND وصل می شود.



شکل ۱- مدار داخلی آی سی ۵۵۵

شکل ۲ آی سی ۵۵۵ را در حالت آستانه نشان می‌دهد .



شکل ۲

در این مدار داریم:

$$t_1 = (\ln 2)(R_1 + R_2)C_1$$

$$t_2 = (\ln 2)R_2C_1$$

$$T = (\ln 2)(R_1 + 2R_2)C_1$$

$$\text{Duty\_Cycle} = \frac{R_1 + R_2}{R_1 + 2R_2}$$

$$f = \frac{1}{T} = \frac{1.44}{(R_1 + 2R_2)C_1}$$

### روش انجام آزمایش

آزمایش : به کمک تایمر ۵۵۵ یک سیگنال مربعی با فرکانس ۶۰ هرتز و Duty Cycle دلخواه تولید نمایید . در طراحی به

محدودیت المانهای مدار توجه داشته باشید.

$$\text{MIN } R_1 \text{ or } R_2 : 1K\Omega$$

$$\text{MAX } R_1 + R_2 : 3.3M\Omega$$

$$\text{MIN } C : 500pF$$

$$\text{MAX } C : \text{LIMITED BY LEAKAGE}$$

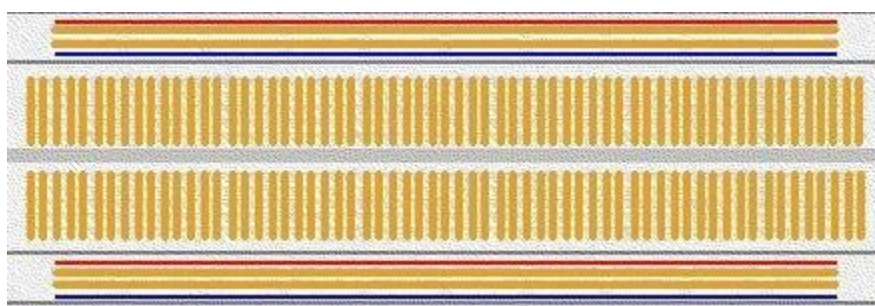
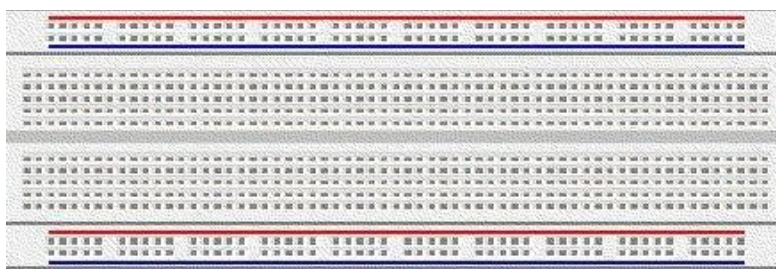
## **پیوست (۱)**

**آشنایی با برخی از تجهیزات مورد**

**استفاده در آزمایشگاه**

## برد بورد

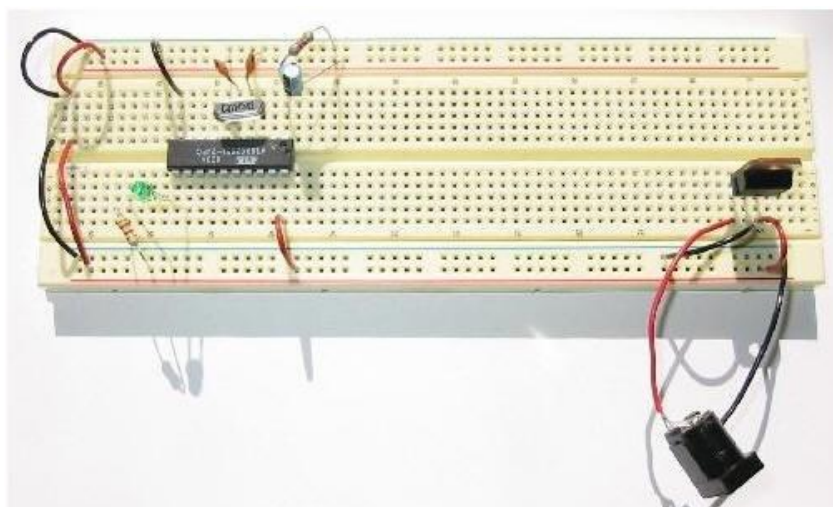
برد بورد<sup>8</sup> از تعداد زیادی سیم ردیف شده‌ی فلزی (معمولاً مسی) ساخته شده است، که در زیر بورد ردیف شده اند. ردیف های فلزی همانند شکل زیر با هم موازی هستند. این ردیف ها سوراخ‌های روی بورد را به هم متصل می نمایند که باعث آسان تر شدن اتصال قطعات برای ساخت مدارها می‌شود. برای استفاده از برد بورد پایه های قطعات را در حفره های آن فرو کنید. هر حفره به یکی از ردیف های زیر بورد متصل شده است.



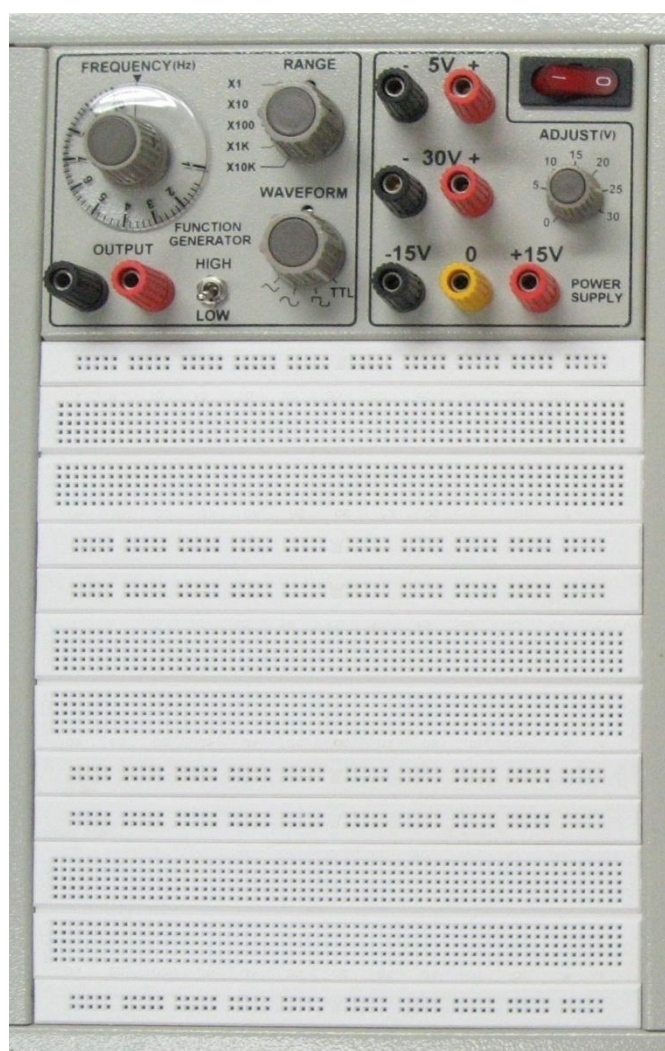
هر سیم تشکیل یک گره می دهد، گره نقطه ای از مدار است که دو قطعه به هم اتصال می یابند. اتصال بین قطعات مختلف با قرار دادن پایه ی آن ها در گره مشترک تشکیل می‌شود. روی برد بورد، گره سطری از حفره‌هایی است که توسط ردیف فلزی اتصال یافته است. سطر های بالا و پایین معمولاً برای اتصال منابع تغذیه استفاده می‌شود. باقی مدار توسط قرار دادن قطعات و اتصال آنها با یکدیگر توسط سیم ها تشکیل می‌شود. چیپ هایی که پایه های زیادی دارند (آی سی ها) را در وسط بورد قرار دهید و نیمی از پایه ها را روی یک طرف و نیمی دیگر را روی طرف دیگر قرار دهید. برای درک بهتر مطلب به شکل زیر توجه نمایید. سوراخهای قرار گرفته در نیمه بالایی برد بطور عمودی بهم متصل هستند و می‌توان پایه‌های عناصر مختلفی که باید بهم متصل باشند را در سوراخهای عمودی قرار داد و مدار را بست.

<sup>8</sup> Bread Board



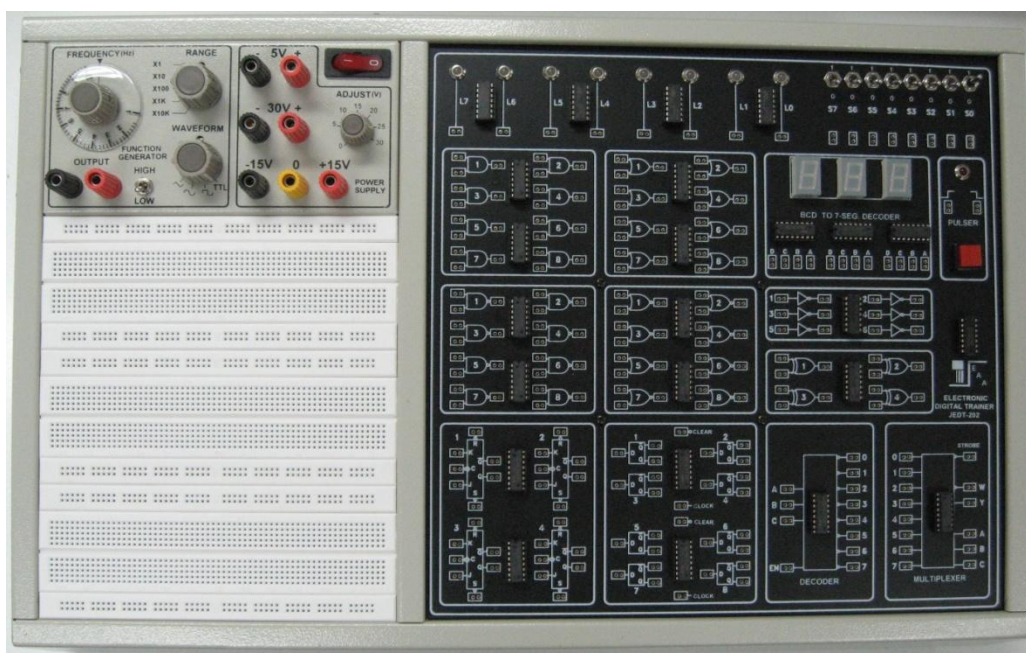


در برد دیجیتال موجود در آزمایشگاه معمولاً سه برد مورد موجود است که دانشجویان می توانند در صورت نیاز برای بستن مدارها یا تست قطعات از آنها استفاده نمایند. در شکل زیر این بردها قابل مشاهده هستند.



## برد آموزشی دیجیتال

بردهای آموزشی موجود در آزمایشگاه‌های دیجیتال دانشگاه پیام‌نور در سراسر کشور مشابه و یکسان است. این بردها دارای منابع تغذیه، مولد پالس مربعی، سینوسی و مثلثی است. بنابراین نیازی به استفاده از سیگنال ژنراتور برای تولید سیگنال‌های با شکل موج‌ها و فرکانسهای متفاوت نمی‌باشد. در این بردها تمامی اتصالات از زیر برقرار شده و دانشجو نیازی به بستن کل مدار و همه سیم‌کشی‌ها ندارد. تنها آی‌سی‌های مورد نیاز و سرهای اتصال ورودی و خروجی آنها بر روی برد و در اختیار دانشجویان قرار گرفته‌اند. این برد دارای امکانات دیگری همچون برد بورد، نمایشگر هفت قطعه‌ای، سوئیچ‌ها و تعدادی LED می‌باشد که انجام آزمایشها را سریعتر و مفهوم‌تر خواهد کرد. جهت اطلاع بیشتر، در شکل زیر تمامی قسمتهای این برد قابل مشاهده هستند.



## **پیوست (۲)**

**آشنایی با نرم افزار شبیه سازی و تست**

**Electronic Workbench**

## نرم افزار Electronic Workbench

این برنامه از قویترین برنامه های نرم افزاری در زمینه طراحی، تست و آنالیز مدارات الکترونیکی می باشد که می توانید مدارات خودتان را با آن ببندید و تست نمایید. از مزایای آن نسبت به نرم افزار های دیگر دسترسی به قطعات و طراحی بسیار آسان و ساده آن می باشد که آنرا از بقیه متمایز می سازد.

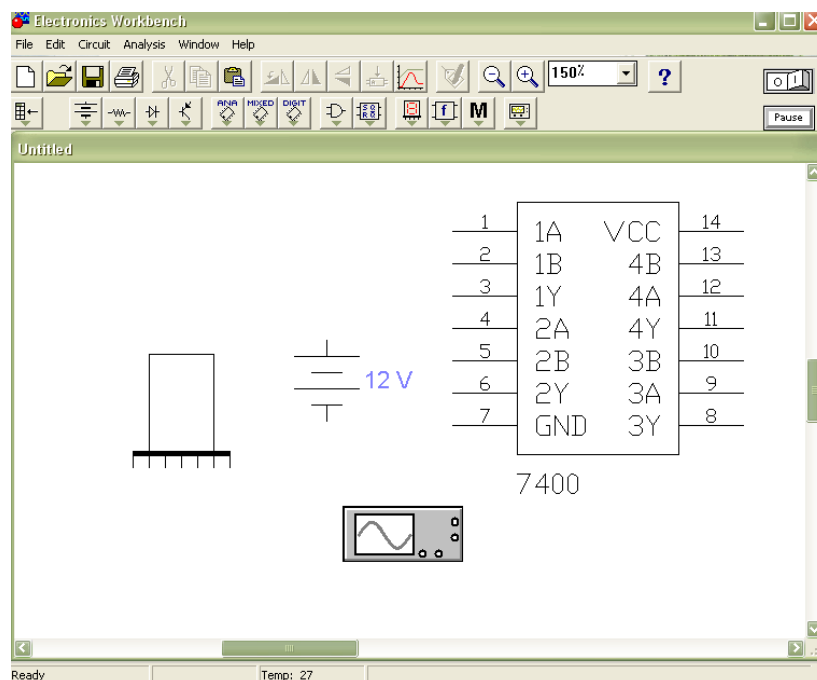
### مراحل نصب

- روی دکمه setup کلیک کنید.
- در برگه welcome روی دکمه next کلیک کنید.
- در برگه installation directory محل نصب را انتخاب کنید و روی دکمه next کلیک کنید.
- در برگه select shortcut folder روی دکمه next کلیک کنید.
- در برگه ready to install روی دکمه finish کلیک کنید.
- در برگه finished روی دکمه finish کلیک کنید.

حال برنامه در کامپیوتر شما نصب شده برای اجرای برنامه مراحل زیر را دنبال کنید:

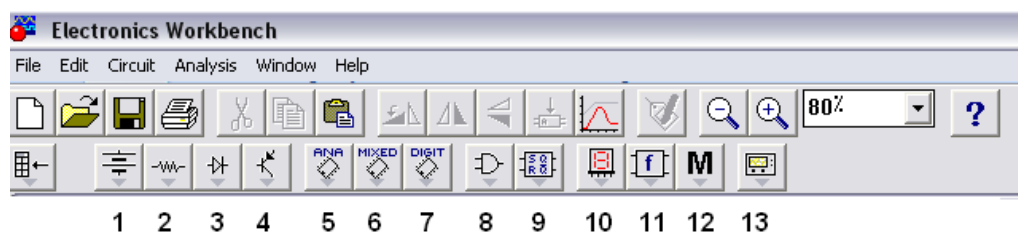
start>programs>electronics work bench>electronics work bench

برنامه اجرا می شود. در ابتدای برنامه خطاری می آید که با کلیک بر روی ok خطا از بین می رود. شمای کلی نرم افزار در شکل زیر نشان داده شده است.



در ادامه به توضیح بخشهای مختلف نرم افزار می پردازیم.

### نوار ابزار قطعات الکترونیک

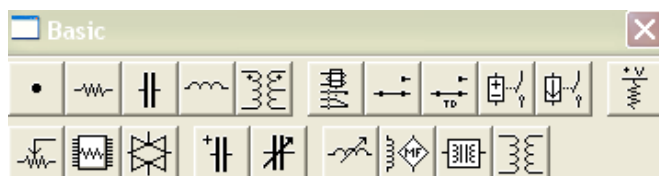


(۱) Source: در این بخش ابزارهای لازم برای خط تغذیه اعم از منبع ولتاژ و جریان مستقیم و متناوب تک فاز و سه فاز،

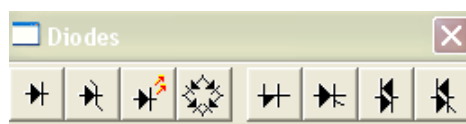
منبع جریان و ولتاژ وابسته، زمین و ... وجود دارد.



۲) Basic: در این بخش قطعاتی نظیر مقاومت، خازن، سلف، کلید، پتانسیومتر، رله و برخی از قطعات الکترونیک وجود دارند.



۳) Diode: در این بخش انواع نیمه هادیها نظیر دیودهای ژرمانیوم و سیلیسیم، ترستور، تریاک و LED ها موجود است.



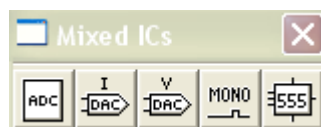
۴) Transistor: در این بخش انواع ترانزیستور از جمله BJT، UJT، FET، MOSFET و انواع دیگر وجود دارند.



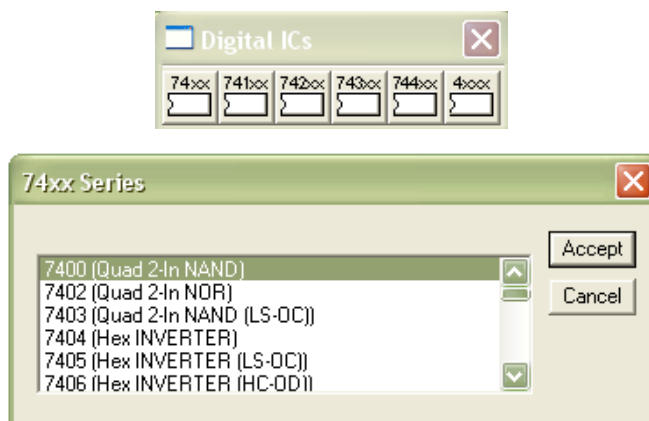
۵) Analog: در این بخش انواع مختلفی از تقویت کننده های عملیاتی (Op-Amp) را میتوان یافت.



۶) Mixed: در این بخش بعضی از آی سی ها از جمله تایمر ۵۵۵، مبدل آنالوگ به دیجیتال (ADC)، مبدل دیجیتال به آنالوگ (DAC) وجود دارند.



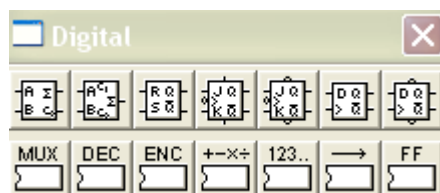
۷) Digital ICs: در این بخش انواع مختلف آی سی های سری 74xx، 741xx و ... وجود دارند.



۸) Logic Gates: در این بخش میتوان گیت‌های پایه AND، OR، NOT و سایر گیت‌ها را یافت.



۹) Digital: در این بخش انواع مختلف فلیپ-فلاپ‌ها، دیکدرها، مالتی پلکسرها وجود دارد.

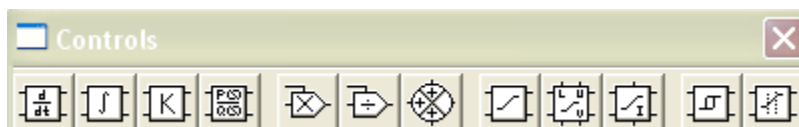


۱۰) Indicator: در این بخش انواع نمایشگرهای هفت بخشی، لامپ‌ها، وسایل اندازه‌گیری مانند ولت‌متر و آمپر‌متر وجود

دارند.



۱۱) Controls: در این بخش بلوک‌های مداری همچون ضرب‌کننده، انتگرال‌گیر و مشتق‌گیر وجود دارد.



۱۲) Misc: در این بخش قطعاتی مانند انواع کریستال، آی‌سی‌های رگولاتور، فیوز و لامپ‌های فرکانسی وجود دارد.



۱۳) Electromotor: در این بخش قطعاتی همچون Function Generator, Oscilloscope, Logic Analyzer

وجود دارند.



### چیدن عناصر

اگر بر روی هر قسمت از منوهای عناصر کلیک کنید، انواع عناصر هر قسمت باز می‌شوند. مثلاً اگر روی منوی Diode کلیک کنید انواع دیودها به نمایش در می‌آیند (معمولی، زهر، نورانی و...). برای قرار دادن هر عنصر در مدار موس را روی عنصر برده کلیک کنید و پس از انتخاب شدن و بدون رها کردن دکمه موس، با کلیک بر روی صفحه، عنصر در محل مورد نظر قرار می‌گیرد.

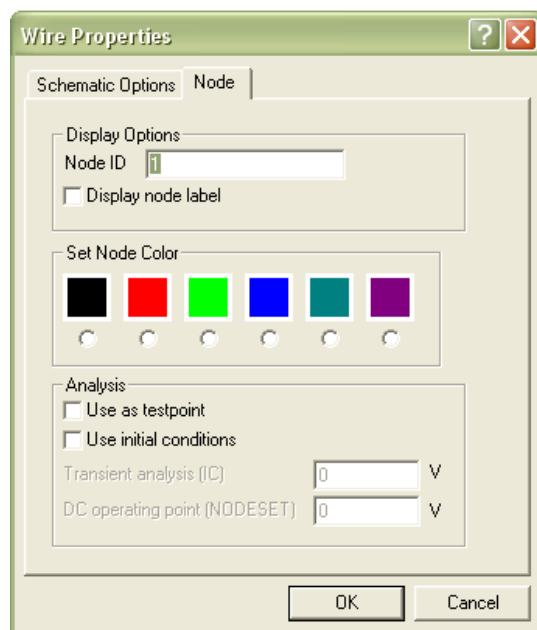
### اتصال عناصر (سیم‌بندی)

ابتدا قسمتی از عنصری که می‌خواهید به عنصر دیگر متصل کنید را انتخاب کرده و بدون رها کردن دکمه موس، آن را کشیده و به عنصر دیگر وصل کنید.

### تغییر رنگ سیم

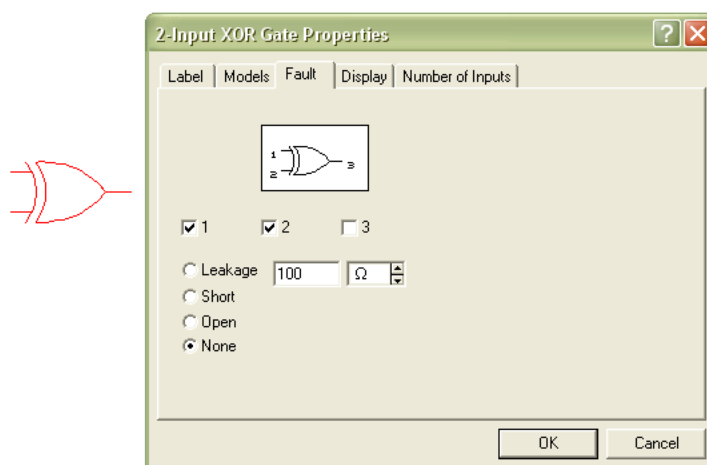
روی سیمی که بین دو عنصر قرار دارد راست کلیک کرده و در صفحه‌ای که باز می‌شود می‌توان رنگ سیم را تغییر داد.





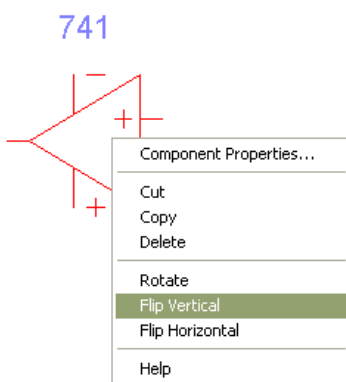
تغییر مشخصات یک عنصر

ابتدا بر روی عنصر مورد نظر دو بار کلیک کنید. سپس کادری باز می شود و با رفتن در برگه های آن قسمت های مختلف آن را تنظیم می کنیم.



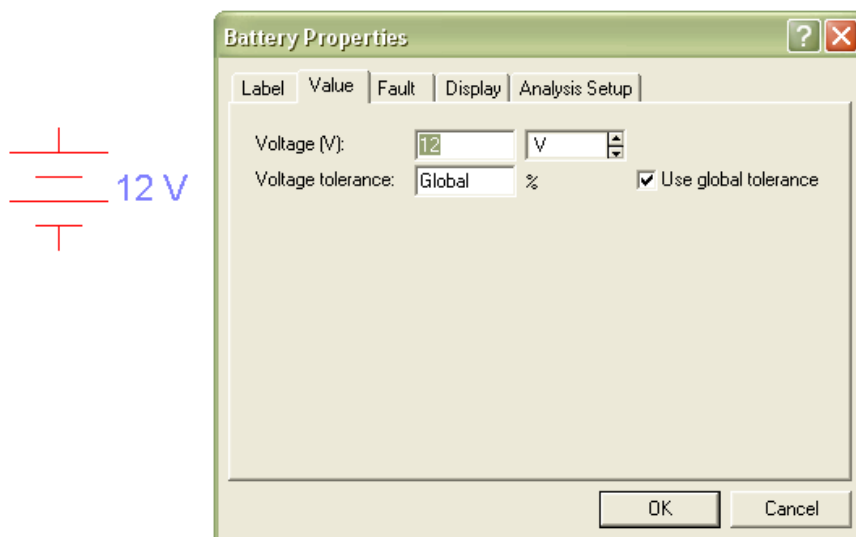
تغییر وضعیت قرار گیری قطعات

به منظور تغییر وضعیت قرار گیری قطعات، بر روی آن کلیک کرده و پس از انتخاب آن، با استفاده از دکمه **Ctrl+R** میتوان عنصر را در جهت خلاف عقربه های ساعت به اندازه ۹۰ درجه چرخاند. همچنین اگر بر روی عنصر مورد نظر راست کلیک کنید، میتوانید گزینه های دیگری را نیز برای تغییر وضعیت قرار گیری قطعه مشاهده کنید، مانند **Flip Horizontal** و یا **Flip Vertical**.



### نکات کاربردی دیگر

- برای تنظیم ولتاژ در سطح دلخواه بعد از آوردن منبع تغذیه به پنجره مدار بر روی آن دابل کلیک کرده و در بخش مربوط به ولتاژ آن ولتاژ لازم را می نویسم.

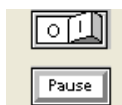


- برای تغییر حالت کلیدها اگر توجه کرده باشید در زیر کلیدها بعنوان مثال نوشته شده است KEY=SPACE که این را می‌رساند برای تغییر حالت کلید باید دکمه SPACE صفحه کلید را یکبار فشار دهید. همچنین می‌توانید در قسمت Value، دکمه مورد نظر برای سوئیچ کردن کلید را تغییر دهید.
- در زمان اجرا هیچ تغییراتی نظیر حذف قطعات و وسایل نمی‌توانید بدهید و این عمل فقط در زمان Stop یا غیر تست مدار می‌تواند روی دهد.
- همواره باید یک قسمت مدار را زمین کرد و سمبل زمین در Sources قرار دارد.
- برای Zoom کردن می‌توان از قسمتی که در بالای نرم افزار قرار دارد استفاده کرد.
- اگر مسیرهای زیر را طی کنید می‌توانید مدارهای نمونه نرم افزار را نگاه کنید.

file>open> circuits  
file>open>complex

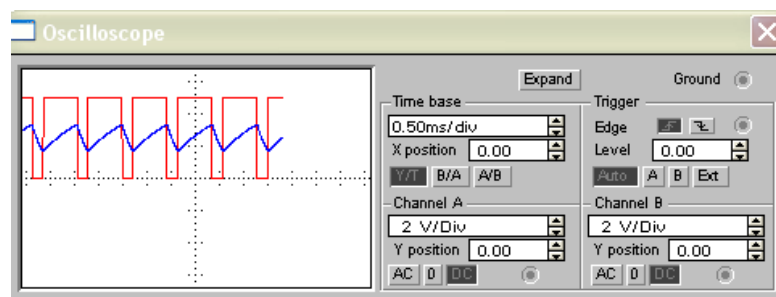
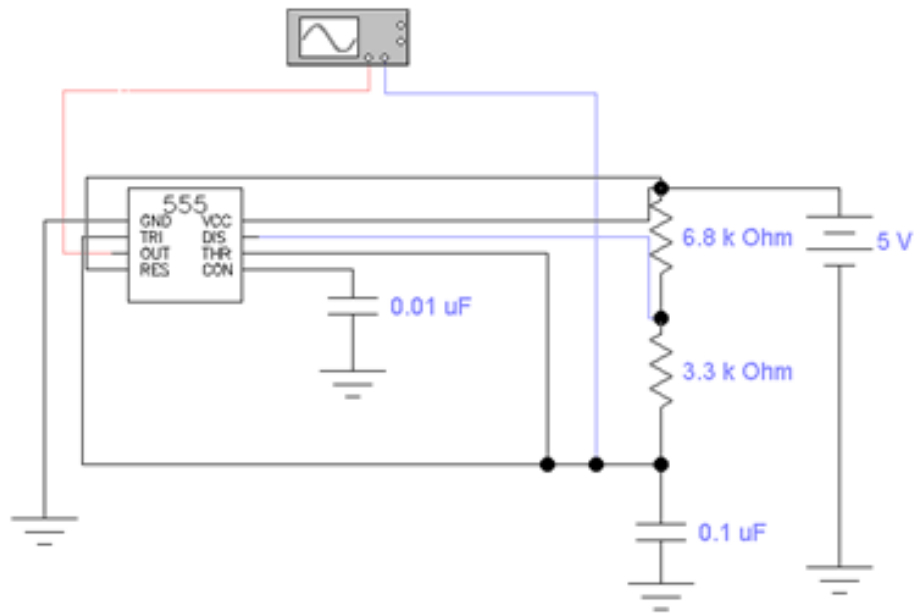
از قسمت سمت چپ یکی را انتخاب کنید.

- بعد از تکمیل مدار اگر اقدام به اجرای آن کنید (یعنی بخواهید خروجی آن را ببینید) اگر مدار شما مشکلی داشته باشد نرم افزار سریعاً آنرا به شما اعلام خواهد کرد.
- برای اجرای شبیه سازی مدار از کلید ۰ و ۱ بالای صفحه استفاده کنید.



### پیاده سازی یک مدار نمونه

در شکل زیر آی سی ۵۵۵ در حالت آستانه نشان داده شده است. در این مدار بسته به مقادیر مقاومت ها و خازن ها، می‌توان فرکانس و Duty Cycle را تغییر داد. خروجی مدار نیز در شکل زیر نشان داده شده است. برای اطلاعات بیشتر در مورد نحوه عملکرد این مدار به بخشهای قبلی مراجعه کنید.



## **پیوست (۳)**

**مشخصات آی سی های به کار برده شده**

**در آزمایشها**

**Description:**  
This package contains four 2-input NAND gates.

**Mode of operation:**  
All four NAND gates can be used independently of one another.  
For each gate, the output is high, if either one or both inputs are low.  
If both inputs are high, the output will be low.

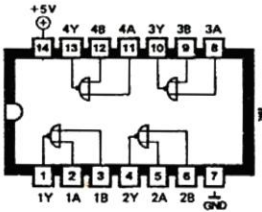
| Inputs |   | Output |
|--------|---|--------|
| A      | B | Y      |
| L      | X | H      |
| X      | L | H      |
| H      | H | L      |

**Application:**  
Implementation of NAND, AND and Inverter functions

|                   |    |     |     |     |     |    |     |     |    |
|-------------------|----|-----|-----|-----|-----|----|-----|-----|----|
| <b>Data:</b>      |    |     |     |     |     |    |     |     |    |
| Propagation delay | ns | 10  | 6   | 2.6 | 3.4 | 6  | 35  | 9.5 | 3  |
| Supply current    | mA | 8   | 1   | 4   | 4.4 | 17 | 0.8 | 2   | 15 |
| <b>Families:</b>  |    | Std | ALS | AS  | F   | H  | L   | LS  | S  |
|                   |    | ●   | ●   | ●   | ●   | ●  | ●   | ●   | ●  |

**Quadruple 2-INPUT NAND GATE**

**7400**



**Description:**  
This package contains four 2-input NOR gates.

**Mode of operation:**  
All four NOR gates can be used independently of one another.  
For each gate, the output is low, if either one or both inputs are high. If both inputs are low, the output will be high.

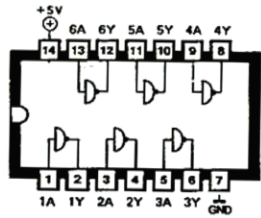
| Inputs |   | Output |
|--------|---|--------|
| A      | B | Y      |
| L      | X | H      |
| X      | L | H      |
| H      | H | L      |

**Application:**  
Implementation of NOR, OR and inverter functions

|                   |    |     |     |      |     |   |    |    |     |
|-------------------|----|-----|-----|------|-----|---|----|----|-----|
| <b>Data:</b>      |    |     |     |      |     |   |    |    |     |
| Propagation delay | ns | 12  | 7   | 2.75 | 4.4 |   | 31 | 10 | 3.5 |
| Supply current    | mA | 12  | 1.5 | 8    | 3.4 |   | 1  | 2  | 23  |
| <b>Families:</b>  |    | Std | ALS | AS   | F   | H | L  | LS | S   |
|                   |    | ●   | ●   | ●    | ●   |   | ●  | ●  | ●   |

**Quadruple 2-INPUT NOR GATE**

**7402**

**Description:**

This package contains six inverters.

**Mode of operation:**

All six inverters can be used independently of one another.

For each inverter, a low input gives a high output and vice versa.

The 7414 contains six inverters with Schmitt-trigger inputs and has the same pinout.

**Application:**

Logical inversion, pulse shaping, oscillators

**Data:**

|                   |    |    |   |      |     |    |     |     |    |
|-------------------|----|----|---|------|-----|----|-----|-----|----|
| Propagation delay | ns | 10 | 6 | 2.75 | 3.5 | 6  | 33  | 9.5 | 3  |
| Supply current    | mA | 12 | 2 | 8    | 6.9 | 26 | 1.2 | 3   | 23 |

**Families:**

|     |     |    |   |   |   |    |   |
|-----|-----|----|---|---|---|----|---|
| Std | ALS | AS | F | H | L | LS | S |
| ●   | ●   | ●  | ● | ● | ● | ●  | ● |

Hex INVERTER

**7404**



**Description:**  
This package contains four 2-input OR gates.

**Mode of operation:**  
Each of the four OR gates can be used independently.  
If one or both inputs of a gate are high, the output will be high. If both inputs are low, the output will be low.

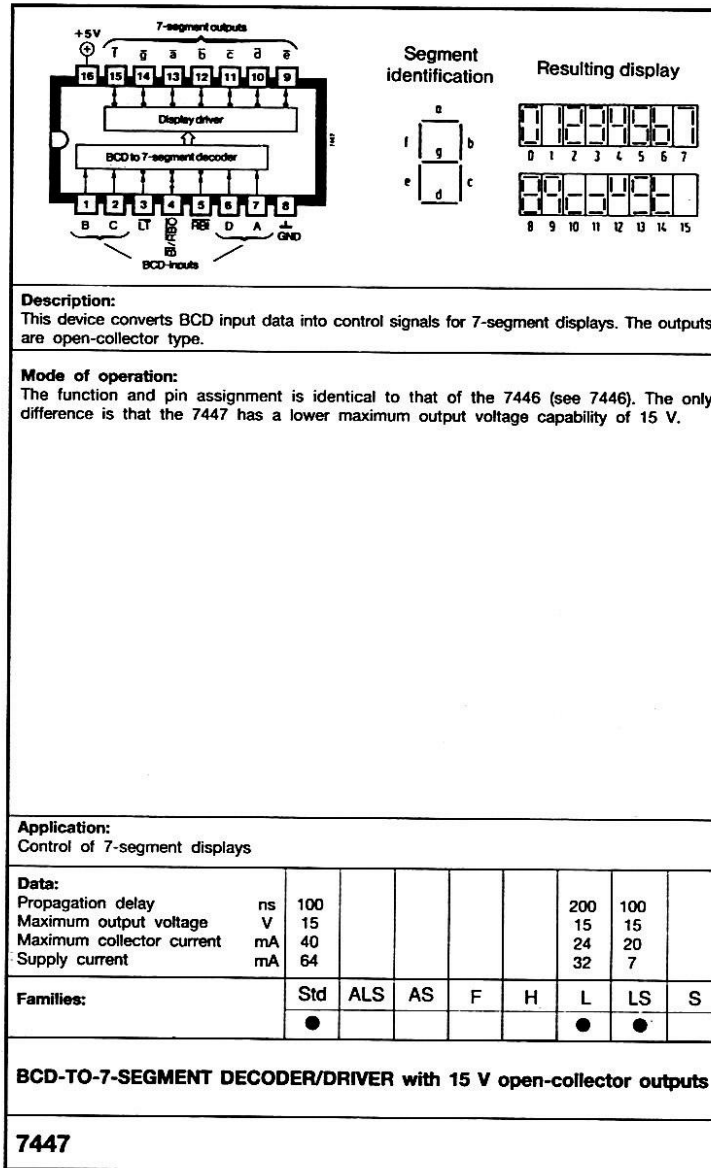
| Inputs |   | Output |
|--------|---|--------|
| A      | B | Y      |
| H      | X | H      |
| X      | H | H      |
| L      | L | L      |

**Application:**  
Implementation of the OR function.

|                                                     |     |     |     |     |     |   |    |    |    |
|-----------------------------------------------------|-----|-----|-----|-----|-----|---|----|----|----|
| <b>Data:</b><br>Propagation delay<br>Supply current | ns  | 12  | 8   | 3.4 | 4.1 |   |    | 14 | 4  |
|                                                     | mA  | 19  | 2.2 | 12  | 8.2 |   |    | 5  | 28 |
|                                                     |     |     |     |     |     |   |    |    |    |
| <b>Families:</b>                                    | Std | ALS | AS  | F   | H   | L | LS | S  |    |
|                                                     | ●   | ●   | ●   | ●   |     |   | ●  | ●  |    |

**Quadruple 2-INPUT OR GATE**

**7432**



Segment identification

Resulting display

**Description:**  
This device converts BCD input data into control signals for 7-segment displays.

**Mode of operation:**  
The BCD code is fed to inputs A through D, and after decoding in the IC, provides 7-segment display (a - f) segment control data. The outputs are open-collector, but with an internal 2kΩ pull-up resistor. The decoder outputs are active-high and have a maximum low-level output sink current of 6 mA. If higher currents are required, especially for multiplex operation, additional external transistors are required.  
There is no internal latch.  
The top horizontal segment (a) of the number 6 and the bottom horizontal segment (d) of the number 9 are not displayed. For normal operation, the pins LT (lamp test, pin 3) and B/RBO (ripple blanking output, pin 4) are pulled high (RBI = ripple blanking input, can be either level).  
All segments can be checked by taking LT low. This should activate all segments, i.e. a figure 8 should be displayed. Leading zeros in multi-digit displays are suppressed by linking the B/RBO output of one digit with the RBI input of the place below it. As suppression of the zero in the least significant digit is not normally desirable, the RBI of this stage is left open. Trailing zeros after the decimal point can be suppressed in a similar manner. As all segments are switched off when B/RBO is low, a display intensity control can be implemented by applying a pulse-modulated signal to this pin.

**Application:**  
Control of 7-segment displays, especially in multiplexing.

|                           |    |     |     |    |   |   |     |    |
|---------------------------|----|-----|-----|----|---|---|-----|----|
| <b>Data:</b>              |    |     |     |    |   |   |     |    |
| Propagation delay         | ns | 100 |     |    |   |   | 100 |    |
| Maximum collector current | mA | 55  |     |    |   |   | 25  |    |
| <b>Families:</b>          |    | Std | ALS | AS | F | H | L   | LS |
|                           |    | ●   |     |    |   |   |     | ●  |

**BCD-TO-7-SEGMENT DECODER/DRIVER**

**7448**





#### Description:

This package contains four 2-input exclusive-OR gates.

#### Mode of operation:

Each of the four exclusive-OR gates can be used independently.

If either input, but not both, of a gate is high, the output will be high. If both inputs are high or low, the output will be low.

The gate can be used as a comparator which produces a low output whilst the input signals are identical and a high output if the input signals differ.

It can be used as a controllable inverter, whereby a low at an input permits the signal on the other input to appear on the output unaltered, whereas a high on the control input will cause the signal on the other input to be inverted at the output.

The gate can be used as a frequency doubler, by applying a pulse to one input and a delayed version of the pulse to the other. Whilst the two inputs differ, an output will be obtained on the leading and falling edges of the pulse. The delay circuit can be a non-inverting gate or two inverting gates. The output pulses from the exclusive-OR gate will have a width equivalent to the propagation delays of the gates used.

The 74386 is functionally identical to this package but has a different pinout.

$$Y = A \oplus B = \bar{A}B \oplus A\bar{B}$$

| Inputs |   | Output |
|--------|---|--------|
| A      | B | Y      |
| L      | L | L      |
| L      | H | H      |
| H      | L | H      |
| H      | H | L      |

#### Application:

Implementation of the exclusive-OR function, generation and checking of odd and even parity, adders/subtractors, logical comparators, frequency doublers.

| Data:             |  | ns  | 14  | 8  | 5  |   | 75  | 14 | 6.75 |
|-------------------|--|-----|-----|----|----|---|-----|----|------|
| Propagation delay |  |     | 30  | 4  | 16 |   | 3.8 | 6  | 50   |
| Supply current    |  | mA  |     |    |    |   |     |    |      |
| Families:         |  | Std | ALS | AS | F  | H | L   | LS | S    |
|                   |  | ●   | ●   | ●  | ●  |   | ●   | ●  | ●    |

#### Quadruple 2-INPUT EXCLUSIVE-OR GATE

7486





**Description:**  
This device contains a data selector which selects one of 8 input signals by means of a 3-bit binary address.

**Mode of operation:**  
The required input (D0 - D7) is selected by applying a binary address at the Address inputs (A0 - A2). The signal at the selected input appears at Output Q and in inverted form at Output  $\bar{Q}$ .  
For normal operation, the Output Enable ( $\overline{OE}$ ) input is taken low. If it is taken high, Output Q goes low and  $\bar{Q}$  goes high, regardless of the state of the other inputs.

This package can also be used as a Boolean function generator as well as for serial data transmission.  
The 74251 is a similar device in which, both Outputs Q and  $\bar{Q}$  go high when  $\overline{OE}$  = high.

| Inputs  |    |    |                 | Outputs |              |
|---------|----|----|-----------------|---------|--------------|
| Address |    |    | Output enable   | Q       | $\bar{Q}$    |
| A2      | A1 | A0 | $\overline{OE}$ |         |              |
| X       | X  | X  | H               | L       | H            |
| L       | L  | L  | L               | D0      | $\bar{D0}^*$ |
| L       | L  | H  | L               | D1      | $\bar{D1}$   |
| L       | H  | L  | L               | D2      | $\bar{D2}$   |
| L       | H  | H  | L               | D3      | $\bar{D3}$   |
| H       | L  | L  | L               | D4      | $\bar{D4}$   |
| H       | L  | H  | L               | D5      | $\bar{D5}$   |
| H       | H  | L  | L               | D6      | $\bar{D6}$   |
| H       | H  | H  | L               | D7      | $\bar{D7}$   |

\* state of corresponding input

**Application:**  
Multiplexing, address decoding, serial data transmission, function generator.

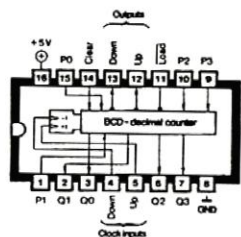
|                   |    |    |     |    |    |  |  |    |    |
|-------------------|----|----|-----|----|----|--|--|----|----|
| <b>Data:</b>      |    |    |     |    |    |  |  |    |    |
| Propagation delay | ns | 25 | 11  | 8  | 6  |  |  | 15 | 12 |
| Supply current    | mA | 29 | 7.5 | 19 | 12 |  |  | 6  | 45 |

|                  |     |     |    |   |   |   |    |   |
|------------------|-----|-----|----|---|---|---|----|---|
| <b>Families:</b> | Std | ALS | AS | F | H | L | LS | S |
|                  | ●   | ●   | ●  | ● |   |   | ●  | ● |

1-of-8 DATA SELECTOR/MULTIPLEXER

74151



**Description:**

This package contains a synchronous, programmable BCD counter with dual clock inputs which can count up or down and has a clear input.

**Mode of operation:**

For normal operation the  $\overline{\text{Load}}$  input is high and Clear is low. The counter is incremented on each low-to-high transition (positive edge) of the clock pulse on the Up clock input and decremented on each positive edge of the clock pulse on the Down clock input. In each case the inactive clock input should be high.

To program the device, the required BCD number is applied to inputs P0 - P3 and  $\overline{\text{Load}}$  is momentarily taken low. To clear the counter, Clear is taken momentarily to *high*. The Clear and Load operations are asynchronous ie independent of the state of the clock.

When counting up, on reaching 9, the Carry output (pin 12) goes low on the next negative edge of the clock pulse and remains low until the clock goes high again. The Borrow output (pin 13) similarly goes low when a count of 0 is attained when counting down.

To create multi-stage counters, the Borrow output (pin 13) is connected to the Down clock input and the Carry output (pin 14) is connected to the Up clock input of the next stage.

| Clock Up | Clock Down | Clear | $\overline{\text{Load}}$ | Function   |
|----------|------------|-------|--------------------------|------------|
|          | H          | L     | H                        | Count up   |
| H        |            | L     | H                        | Count down |
| X        | X          | H     | X                        | Clear      |
| X        | X          | L     | L                        | Load       |

**Application:**

Up/down differential counting, synchronous frequency dividers for synthesizers.

| Data:                |     |     |     |    |     |   |     |    |
|----------------------|-----|-----|-----|----|-----|---|-----|----|
| Max. clock frequency | MHz | 25  | 25  |    | 125 |   | 3   | 25 |
| Supply current       | mA  | 65  | 12  |    | 30  |   | 8.5 | 19 |
| Families:            |     | Std | ALS | AS | F   | H | L   | LS |
|                      |     | ●   | ●   |    | ●   |   | ●   | ●  |

**SYNCHRONOUS UP/DOWN DECADE COUNTER with clear**

**74192**

Pinout diagram of the 74193 4-bit binary counter. The chip has 16 pins. Pin 16 is +5V, Pin 1 is GND. Pins 2, 3, 4, 5 are outputs Q0, Q1, Q2, Q3. Pins 6, 7, 8, 9 are inputs P0, P1, P2, P3. Pins 10, 11, 12, 13 are outputs C0, C1, C2, C3. Pins 14, 15 are clock inputs Up and Down. Pin 1 is also labeled 'Clear'.

**Description:**

This package contains a synchronous, programmable 4-bit binary counter with dual clock inputs which can count up or down and has a clear input.

**Mode of operation:**

For normal operation the Load input is high and Clear is low. The counter is incremented on each low-to-high transition (positive edge) of the clock pulse on the Up clock input and decremented on each positive edge of the clock pulse on the Down clock input. In each case the inactive clock input should be high.

To program the device, the required 4-bit binary number is applied to inputs P0 - P3 and Load is momentarily taken low. To clear the counter, Clear is taken momentarily to high. The Clear and Load operations are asynchronous ie independent of the state of the clock.

When counting up, on reaching 15, the Carry output (pin 12) goes low on the next negative edge of the clock pulse and remains low until the clock goes high again. The Borrow output (pin 13) similarly goes low when a count of 0 is attained when counting down. To create multi-stage counters, the Borrow output (pin 13) is connected to the Down clock input and the Carry output (pin 14) is connected to the Up clock input of the next stage.

| Inputs |    |         |       | Function   |
|--------|----|---------|-------|------------|
| Load   | CE | Up/Down | Clock |            |
| H      | L  | L       |       | Count up   |
| H      | L  | H       |       | Count down |
| L      | X  | X       | X     | Clear      |
| H      | H  | X       | X     | Load       |

**Application:**

Up/down differential counting, synchronous frequency dividers for synthesizers.

| Data:          |  | Max. clock frequency | MHz | 25 | 25 | 125 | 3  | 25 |   |
|----------------|--|----------------------|-----|----|----|-----|----|----|---|
| Supply current |  | mA                   | 65  | 12 | 30 | 8.5 | 19 |    |   |
| Families:      |  | Std                  | ALS | AS | F  | H   | L  | LS | S |
|                |  | ●                    | ●   |    | ●  |     | ●  | ●  |   |

**SYNCHRONOUS UP/DOWN 4-BIT BINARY COUNTER with clear**

**74193**